

HỌC VIỆN CÔNG NGHỆ BƯU CHÍNH VIỄN THÔNG



Nguyễn Mạnh Tuấn

**NGHIÊN CỨU, THIẾT KẾ
BỘ TỔNG HỢP VÀ LÁI BÚP SÓNG SỐ DỰA TRÊN NỀN TẢNG
FPGA VÀ IC ADRV9009**

ĐỀ ÁN TỐT NGHIỆP THẠC SĨ KỸ THUẬT

(Theo định hướng ứng dụng)

HÀ NỘI – NĂM 2025

HỌC VIỆN CÔNG NGHỆ BƯU CHÍNH VIỄN THÔNG



Nguyễn Mạnh Tuấn

**NGHIÊN CỨU, THIẾT KẾ
BỘ TỔNG HỢP VÀ LÁI BÚP SỐ DỮ TRÊN NỀN TẢNG
FPGA VÀ IC ADRV9009**

CHUYÊN NGÀNH: KỸ THUẬT ĐIỆN TỬ

MÃ SỐ: 8.52.02.03

ĐỀ ÁN TỐT NGHIỆP THẠC SĨ KỸ THUẬT

(Theo định hướng ứng dụng)

Người hướng dẫn: TS. TRẦN THỊ THỰC LINH

HÀ NỘI – NĂM 2025

LỜI CAM ĐOAN

Tôi cam đoan đề án thạc sĩ kỹ thuật “Nghiên cứu, thiết kế bộ tổng hợp và lái búp sóng số dựa trên nền tảng FPGA và IC ADRV9009” do tôi nghiên cứu, tổng hợp và thực hiện.

Toàn bộ nội dung trong đề án tốt nghiệp, những điều được trình bày là của chính cá nhân tôi hoặc là được tham khảo, tổng hợp từ nhiều nguồn tài liệu khác nhau. Tất cả các tài liệu tham khảo, tổng hợp được trích xuất với nguồn gốc rõ ràng. Các số liệu, kết quả nêu trong đề án tốt nghiệp là trung thực và chưa từng được ai công bố trong bất kỳ công trình nào khác.

Hà Nội, ngày ... tháng ... năm 2025

Học viên thực hiện đề án

Nguyễn Mạnh Tuấn

LỜI CẢM ƠN

Lời đầu tiên em xin gửi lời cảm ơn sâu sắc nhất đến giảng viên hướng dẫn trực tiếp của em là TS. Trần Thị Thục Linh. Cảm ơn Cô đã luôn lắng nghe những quan điểm cá nhân và đưa ra những nhận xét quý báu, góp ý và dẫn dắt em đi đúng hướng trong suốt quá trình nghiên cứu, hoàn thiện đề án thạc sĩ.

Em xin chân thành cảm ơn toàn thể các thầy cô giáo của khoa Kỹ thuật Điện tử – Học viện công nghệ bưu chính viễn thông đã truyền đạt những kiến thức chuyên môn sâu rộng chuyên ngành, giúp em có nền tảng kiến thức, giúp đỡ em trong toàn bộ quá trình học tập nghiên cứu và làm đề án tốt nghiệp. Đối với em, đây là một hành trình khó khăn và đầy thử thách, cả trong thời gian học tập cũng như nghiên cứu. Nhưng nhờ sự giúp đỡ và tận tình chỉ dạy của các thầy cô trong quá trình học Thạc sĩ tại trường, em đã có thêm những kiến thức, được tạo nền tảng, dạy cách tư duy, định hướng để em có thể hoàn thành quá trình học tập và thực hiện đề án tốt nghiệp này.

Trong quá trình làm đề án tốt nghiệp không tránh khỏi những thiếu sót về nội dung, cách diễn giải vấn đề cũng như các lỗi về trình bày. Vì vậy, em rất mong nhận được sự đóng góp ý kiến của quý thầy cô để báo cáo đạt được kết quả tốt hơn.

Em xin chân thành cảm ơn!

Hà Nội, ngày ... tháng ... năm 2025

Học viên thực hiện đề án

Nguyễn Mạnh Tuấn

MỤC LỤC

LỜI CAM ĐOAN	i
LỜI CẢM ƠN	ii
MỤC LỤC.....	iii
DANH MỤC HÌNH ẢNH	2
DANH MỤC BẢNG.....	4
MỞ ĐẦU	5
1. Lý do chọn đề tài	5
2. Tổng quan về vấn đề nghiên cứu.....	5
3. Mục đích nghiên cứu	5
4. Đối tượng và phạm vi nghiên cứu	6
5. Phương pháp nghiên cứu.....	6
6. Cấu trúc đề án.....	6
CHƯƠNG 1: CƠ SỞ LÝ LUẬN.....	7
1. Tổng quan về hệ thống anten mảng pha.....	7
2. Tính chất phương hướng của anten mảng thẳng	9
3. Phương pháp tổng hợp và lái búp sóng số, ưu điểm của nó và các nút thắt cần giải quyết.....	15
CHƯƠNG 2: GIỚI THIỆU CÔNG NGHỆ ZERO-IF VÀ IC ADRV9009	23
1. Tổng quan về công nghệ Zero-IF	23
2. Tổng quan về IC ADRV9009.....	26
3. Quá trình thu, phát tín hiệu trên IC ADRV9009	28
CHƯƠNG 3: MÔ PHỎNG, THIẾT KẾ BỘ TỔNG HỢP VÀ LÁI BÚP SÓNG SỐ	31
3.1 Xây dựng bộ chỉ tiêu kỹ thuật	31
3.2 Xây dựng mô hình hệ thống	31
3.3 Tính toán và mô phỏng các tham số	33

3.4 Thiết kế bộ tổng hợp và lái búp sóng số	41
CHƯƠNG 4: ĐO KIỂM VÀ ĐÁNH GIÁ CÁC THAM SỐ	48
4.1 Đo kiểm tham số khối DTR.....	48
4.2 Đo kiểm tham số bộ tổng hợp và lái búp sóng số.....	54
4.3 Đánh giá kết quả đạt được	58
KẾT LUẬN	59
TÀI LIỆU THAM KHẢO.....	60

DANH MỤC CHỮ VIẾT TẮT

Viết tắt	Tiếng Anh	Tiếng Việt
Zero-IF	Zero Intermediate Frequency	Không có tần số trung tần
TRRF	Transceiver Radio Frequency	Khởi thu phát cao tần
DTR	Digital Transceiver	Khởi thu phát số
ADC	Analogue to Digital Converter	Bộ chuyển đổi tương tự sang số
DAC	Digital to Analogue Converter	Bộ chuyển đổi số sang tương tự
DSP	Digital Signal Processor	Bộ xử lý tín hiệu số
QEC	Quadrature Error Correction	Bộ hiệu chỉnh sai số cầu phương
TIA	Transimpedance Amplifier	Bộ chuyển đổi dòng – điện áp
APD	Analog Peak Detector	Bộ phát hiện đỉnh của tín hiệu tương tự
ABFM	Analog Beamforming	Bộ tổng hợp búp sóng tương tự
DBFM	Digital Beamforming	Bộ tổng hợp búp sóng số
API	Application Programming Interface	Giao diện lập trình ứng dụng
...		

DANH MỤC HÌNH ẢNH

Hình 1. 1. Hệ thống anten mảng pha fully AESA trên radar 3D đa nhiệm EL/M-2258 của IAI trang bị trên tàu hải quân.....	7
Hình 1. 2. Mảng anten gồm N phần tử.....	9
Hình 1. 3. Biểu đồ hướng của hệ anten $f_{he}(\theta, \varphi)$	12
Hình 1. 4. Mô phỏng hiện tượng mở rộng búp sóng theo góc quét của chấn tử đẳng hướng.....	13
Hình 1. 5. Hình ảnh chấn tử anten Yagi và biểu đồ hướng của nó.....	15
Hình 1. 6. Biểu đồ hướng của mảng anten gồm 32 chấn tử Yagi.....	15
Hình 1. 7. Độ phân giải xoay pha của 2 phương pháp quét búp sóng số (16 bit) và tương tự (6 bit).....	17
Hình 1. 8. Sơ đồ chức năng của IC xoay pha, độ phân giải 6 bit.	18
Hình 1. 9. Cấu trúc bộ dịch pha 90°	18
Hình 1. 10. Kết quả đo kiểm giữa ABFM và DBFM.....	19
Hình 1. 11. Mô tả các búp sóng thu/phát với búp sóng chính là BEAM1.....	20
Hình 1. 12. Timing điều khiển trong xử lý tín hiệu Ra-đa.....	21
 Hình 2. 1. Sơ đồ nguyên lý của kiến trúc Zero-IF (Homodyne).....	23
Hình 2. 2. Hình minh họa hiện tượng DC offset.....	24
Hình 2. 3. Hình minh họa và tín hiệu minh họa hiện tượng lệch pha và biên độ giữa kênh I và Q	25
Hình 2. 4. Sơ đồ khối IC ADRV9009.....	28
Hình 2. 5. Sơ đồ tạo tín hiệu phát trên IC ADRV9009.....	29
Hình 2. 6. Sơ đồ tuyến thu trên IC ADRV9009.	29
 Hình 3. 1. Cấu trúc hệ thống tổng hợp và lái búp sóng số.....	32
Hình 3. 2. Kết quả mô phỏng anten khi lái búp sóng một góc 30° và tần số làm việc là 3.0GHz khi khoảng cách giữa 2 chấn tử là 65mm.	34
Hình 3. 3. Kết quả mô phỏng anten khi lái búp sóng một góc 30° và tần số làm việc là 3.0GHz khi khoảng cách giữa 2 chấn tử là 66.7mm.	35

Hình 3. 4. Kết quả mô phỏng độ rộng búp sóng tại tần số 3GHz của 32 chấu tử Yagi.	36
Hình 3. 5. Kết quả mô phỏng lái búp sóng ở góc lái 0 độ với các tham số được thiết lập như trong Bảng 3.3.	40
Hình 3. 6. Kết quả mô phỏng lái búp sóng ở góc lái 10 độ với các tham số được thiết lập như trong Bảng 3.3.	40
Hình 3. 7. Kết quả mô phỏng lái búp sóng ở góc lái 20 độ với các tham số được thiết lập như trong Bảng 3.3.	41
Hình 3. 8. Sơ đồ khối bộ tổng hợp và lái búp sóng số.	43
Hình 3. 9. Sơ đồ khối khối thu phát số (DTR).	43
Hình 3. 10. Sơ đồ thiết kế của bộ tạo tín hiệu phát trên khối DTR.	44
Hình 3. 11. Sơ đồ thiết kế hệ thống thu trên DTR.	45
Hình 3. 12. Mô hình truyền dữ liệu tốc độ cao.	46
Hình 3. 13. Sơ đồ khối của khối SYN.	47
 Hình 4. 1. Sơ đồ đo kiểm tuyến phát.	48
Hình 4. 2. Sơ đồ đo kiểm tuyến thu.	49
Hình 4. 3. Sơ đồ đo kiểm đồng bộ tuyến phát.	49
Hình 4. 4. Sơ đồ đo kiểm đồng bộ tuyến thu.	50
Hình 4. 5. Tín hiệu phát ở tần số 2.9 GHz.	52
Hình 4. 6. Tín hiệu mã LFM thu được tại tuyến thu.	52
Hình 4. 7. Tín hiệu phát trước khi được đồng bộ.	53
Hình 4. 8. Tín hiệu phát sau khi được đồng bộ.	53
Hình 4. 9. Độ lệch pha, biên độ các kênh thu trước khi đồng bộ tại tần số 2.9 GHz. .	53
Hình 4. 10. Độ lệch pha, biên độ các kênh thu sau khi đồng bộ tại tần số 2.9 GHz....	54
Hình 4. 11. Mô hình đo kiểm bộ tổng hợp và lái búp sóng số.	54
Hình 4. 12. Sơ đồ đo kiểm tuyến thu.	55
Hình 4. 13. Sơ đồ đo kiểm tuyến phát.	55
Hình 4. 14. Kết quả đo búp sóng phát tại tần số 2.8 GHz.	57
Hình 4. 15. Kết quả đo búp sóng thu tại tần số 2.8 GHz.	58

DANH MỤC BẢNG

<i>Bảng 3. 1. Bảng chỉ tiêu kỹ thuật của bộ tổng hợp và lái búp sóng số.</i>	<i>31</i>
<i>Bảng 3. 2. Các thành phần ảnh hưởng đến sai số lái búp sóng.....</i>	<i>36</i>
<i>Bảng 3. 3. Bảng tổng hợp kết quả mô phỏng sai số lái búp sóng</i>	<i>37</i>
<i>Bảng 3. 4. Chỉ tiêu kỹ thuật của khối DTR.....</i>	<i>42</i>
<i>Bảng 4. 1. Danh mục công cụ, dụng cụ đo tham số khối DTR.....</i>	<i>48</i>
<i>Bảng 4. 2. Kết quả đo kiểm khối DTR.</i>	<i>52</i>
<i>Bảng 4. 3. Danh mục công cụ, dụng cụ phục vụ bài đo tổng hợp và lái búp sóng số..</i>	<i>54</i>
<i>Bảng 4. 4. Bảng kết quả đo tham số bộ tổng hợp và lái búp sóng số.</i>	<i>57</i>

MỞ ĐẦU

1. Lý do chọn đề tài

Trong thời đại công nghệ 4.0 và sự đổi mới không ngừng trong lĩnh vực công nghệ, Công nghệ tổng hợp và lái búp sóng số nổi lên như một xu hướng trong lĩnh vực Xử lý tín hiệu. Công nghệ tổng hợp búp sóng số không chỉ là xu hướng của công nghệ mà còn là điểm kết nối quan trọng giữa công nghệ Zero-IF và công nghệ FPGA.

Với độ chính xác cao và tính linh hoạt trong việc xử lý tín hiệu, công nghệ tổng hợp búp sóng số trở thành trụ cột trong các hệ thống radar, truyền thông và nhiều ứng dụng khác.

Đồng thời, với sự kết hợp giữa công nghệ tổng hợp búp sóng số và công nghệ Zero-IF không chỉ mang lại chất lượng tín hiệu tốt và khả năng đồng bộ hóa cao mà còn giúp tối ưu hóa việc quản lý dữ liệu trong môi trường số ngày nay.

FPGA, với khả năng lập trình linh hoạt và xử lý đa nhiệm, trở thành bộ não tính toán cho bộ tổng hợp và lái búp sóng số. Sự kết hợp này không chỉ tăng cường hiệu suất mà còn tạo ra sự linh hoạt trong việc triển khai các ứng dụng.

Nhìn chung, sự hợp nhất giữa Công nghệ tổng hợp và lái búp sóng số, Công nghệ Zero-IF và FPGA không chỉ là một bước tiến quan trọng trong việc định hình tương lai của lĩnh vực Xử lý tín hiệu mà còn tạo ra một không gian phát triển mới.

2. Tổng quan về vấn đề nghiên cứu

Đề án tập trung nghiên cứu và thiết kế bộ tổng hợp và lái búp sóng số dựa trên nền tảng FPGA và công nghệ Zero-IF trên IC ADRV9009 của hãng Analog Devices.

3. Mục đích nghiên cứu

Tìm hiểu, nghiên cứu và nắm bắt được lý thuyết về anten mảng pha, nghiên cứu về công nghệ tổng hợp và lái búp sóng số, các ưu nhược điểm của nó.

Nắm bắt và làm chủ được công nghệ truyền thông số tốc độ cao và công nghệ Zero-IF.

Thực hiện thiết kế bộ tổng hợp và lái búp sóng số dựa trên nền tảng FPGA và IC ADRV9009.

4. Đối tượng và phạm vi nghiên cứu

Nghiên cứu thiết kế bộ tổng hợp và lái búp sóng số dựa trên nền tảng FPGA và IC ADRV9009 ứng dụng cho viễn thông, y tế hoặc quân sự.

5. Phương pháp nghiên cứu

Trong đề án thực hiện phương pháp nghiên cứu dựa trên lý thuyết kết hợp với mô phỏng và kiểm tra đánh giá bằng thực nghiệm.

6. Cấu trúc đề án

Ngoài phần mở đầu, mục lục, kết luận, danh mục hình vẽ, danh mục bảng biểu, tài liệu tham khảo, phụ lục, nội dung chính của đề án được trình bày trong 4 chương như sau:

Chương 1: CƠ SỞ LÝ LUẬN

Chương 2: GIỚI THIỆU CÔNG NGHỆ ZERO-IF và IC ADRV9009

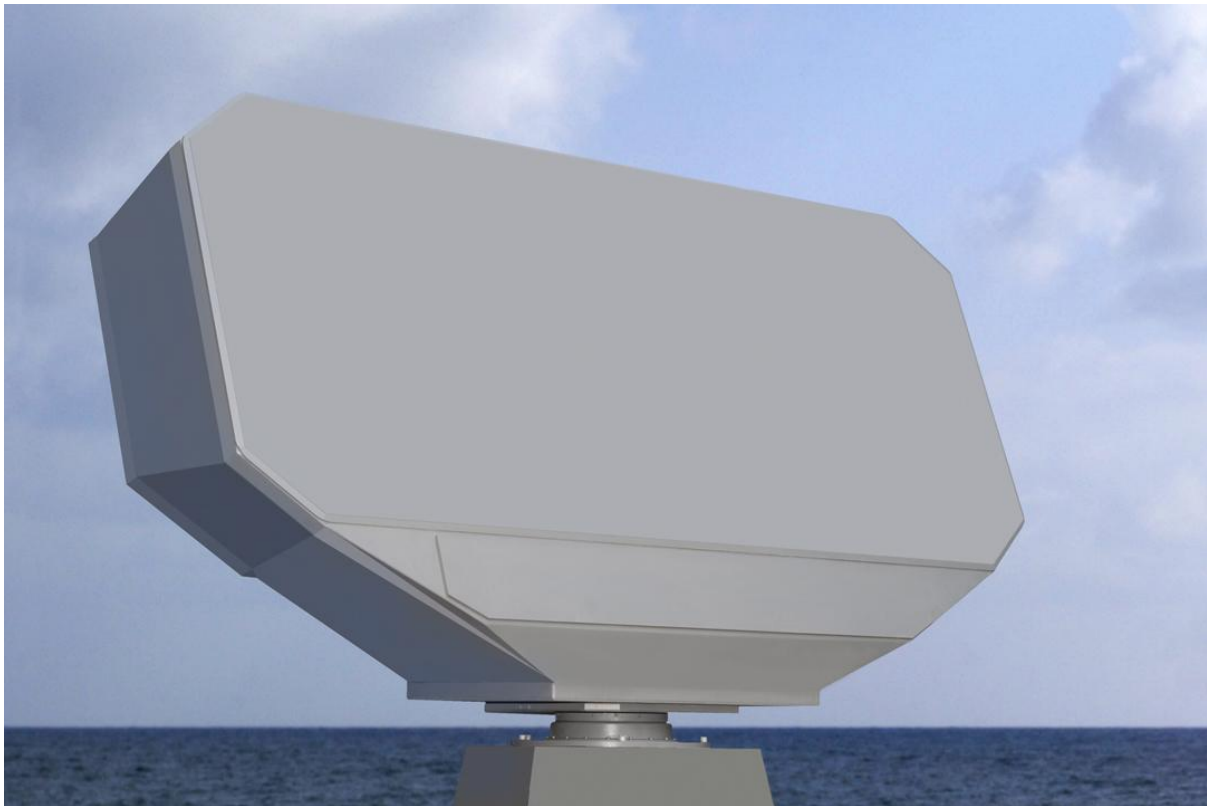
Chương 3: MÔ PHỎNG, THIẾT KẾ BỘ TỔNG HỢP VÀ LÁI BÚP SÓNG SỐ

Chương 4: ĐO KIỂM VÀ ĐÁNH GIÁ CÁC THAM SỐ

CHƯƠNG 1: CƠ SỞ LÝ LUẬN

1. Tổng quan về hệ thống anten mảng pha

Anten mảng pha là một hệ thống anten bao gồm nhiều phần tử có phân bố biên độ và phân bố pha của sóng điện từ được điều khiển độc lập. Bằng cách điều khiển sự phân bố pha của từng phần tử bố trí trong mảng anten, chúng ta có thể điều khiển đặc trưng hướng của mảng anten theo hướng mong muốn. Khác với các anten cơ học thông thường, việc điều khiển đặc trưng hướng của anten bằng phương pháp điện thông qua các thiết bị điện tử sẽ làm giảm quán tính so với thiết bị cơ điện, do đó tốc độ di chuyển của cánh sóng trên anten mảng pha lớn hơn nhiều và nâng cao tính cơ động của hệ thống trong quá trình quét không gian. Ngoài ra, phương pháp quét điện có thể thực hiện trên các phần tử của mảng cho phép anten mảng pha không những đạt được tốc độ quét cao mà còn có khả năng điều khiển cả dạng giản đồ hướng, tăng công suất phát xạ, nâng cao khả năng chống nhiễu. Anten mảng pha cho khả năng sử dụng một hệ thống anten để làm việc đồng thời với nhiều máy phát hoặc máy thu ở nhiều tần số trên nhiều hướng quan sát.



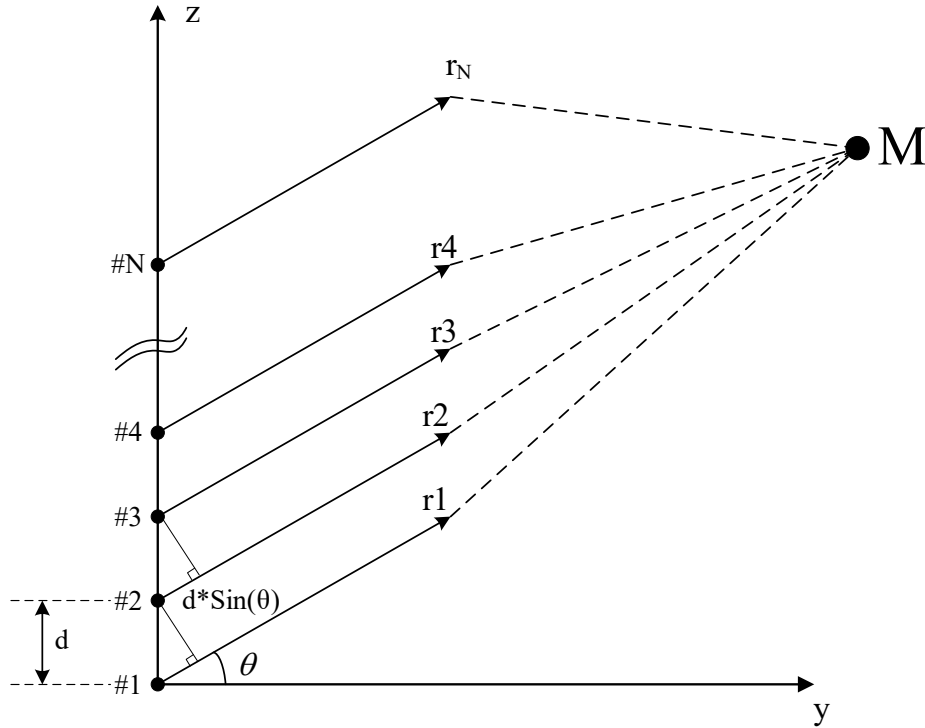
Hình 1. 1. Hệ thống anten mảng pha fully AESA trên radar 3D đa nhiệm EL/M-2258 của IAI trang bị trên tàu hải quân.

Trong các hệ thống radar, sử dụng anten mảng pha có thể thay đổi vị trí búp sóng trong không gian với tốc độ nhanh, tiến hành làm hẹp hay mở rộng cực đại cánh sóng trong khoảng thời gian rất ngắn (đến micro giây). Do đó, các hệ thống radar sử dụng anten mảng pha có thể đồng thời quản lý (xác định toạ độ và vận tốc) nhiều mục tiêu trong một vùng không gian rộng lớn. Tuy nhiên, anten mảng pha sử dụng nhiều phần tử anten được cấp nguồn độc lập nên công suất tín hiệu trên mỗi kênh sẽ giảm đi, dẫn tới giảm hệ số khuếch đại chung của anten khi so với các loại anten thông thường có cùng tính định hướng, nguyên nhân dẫn đến hiện tượng này là do tổn hao trong các bộ chuyển mạch định hướng, các bộ xoay pha, do tác động tương hỗ lẫn nhau giữa các phần tử và làm giảm tỷ số tín trên tạp. Để khắc phục nhược điểm này, người ta có thể dùng thêm các bộ khuếch đại anten trên mỗi phần tử (hay mỗi kênh) để tăng công suất phát xạ của từng phần tử và của toàn hệ thống.

Hệ thống anten mảng pha có khả năng làm việc với máy phát công suất rất lớn. Khi số phần tử là đáng kể thì việc không phát xạ (có thể do hỏng hóc hoặc nguyên nhân nào đó) của một vài phần tử không gây ảnh hưởng lớn đến đặc trưng hướng của anten. Thông thường giá thành thiết kế chế tạo của anten mảng pha là tương đối cao, do giá trị anten phụ thuộc vào hệ số khuếch đại. Do vậy, khi chế tạo anten có hệ số khuếch đại lớn ta thường dùng mảng anten được cấu thành từ các phần tử anten có tính định hướng. Tuy nhiên, thiết kế anten mảng pha cũng đặt ra nhiều bài toán chẳng hạn như khi số phần tử anten đủ lớn, thì vấn đề kích thích, điều khiển sẽ trở nên phức tạp, ảnh hưởng tương hỗ giữa các phần tử lớn, ngoài ra để điều khiển được đặc trưng hướng theo mong muốn cần phải chế tạo các bộ xoay pha, chuyển mạch, chia công suất, khuếch đại, khử ghép, các bộ lọc định hướng ở mảng đa tần và nhiều phần tử khác. Ngày nay, với sự phát triển của hệ thống máy tính điện tử, bài toán trên được giải quyết bằng việc lập trình, điều khiển tự động bằng các hệ thống điện tử, số hóa. Máy tính hiện đại có tốc độ xử lý nhanh, không chỉ đảm bảo về khả năng xử lý tín hiệu, mà thông qua việc xử lý

số có thể đảm bảo việc điều khiển đặc trưng hướng của hệ thống Anten mảng pha theo yêu cầu.

2. Tính chất phương hướng của Anten mảng thẳng



Hình 1. 2. Mảng Anten gồm N phần tử

Trên Hình 1.2 hệ gồm N nguồn bức xạ, chúng ta xác định đặc trưng hướng tổng hợp tại điểm M khi đã biết đặc trưng hướng của các nguồn bức xạ và dòng trên các nguồn bức xạ. Khi đó điện trường tại điểm M là giao thoa trường của N nguồn bức xạ:

$$\vec{E}_{th} = \sum_{i=1}^N \vec{E}_i \quad (1.1)$$

$$E_i = \frac{I_i}{r_i} f_i(\theta, \varphi) e^{-jkr_i} \quad (1.2)$$

Trong đó: $\vec{E}_i$: biên độ phức

$f_i(\theta, \varphi)$: đặc trưng hướng của phần tử thứ i

r_i : khoảng cách từ phần tử thứ i đến điểm M

k : số sóng $k = \frac{2\pi}{\lambda}$

Thông thường, người ta sử dụng các phần tử anten có bức xạ và định hướng trong không gian là như nhau hay: $f_i(\theta, \varphi) = f_1(\theta, \varphi)$ và $\vec{E}_i // \vec{E}_1$ thay vào công thức (1.1) và (1.2) ta có:

$$E_{th} = \sum_{i=1}^N E_i = \sum_{i=1}^N \frac{I_i}{r_i} f_i(\theta, \varphi) e^{-jkr_i} \quad (1.3)$$

Do khoảng cách từ mục tiêu điểm M đến mảng anten là rất lớn so với khoảng cách giữa các anten nên ta có thể coi: $\frac{1}{r_i} \approx \frac{1}{r_1}$ thay vào công thức (1.3) ta có:

$$E_{th} = \frac{I_1}{r_1} f_1(\theta, \varphi) e^{-jkr_1} \sum_{i=1}^N \frac{I_i}{I_1} e^{jk(r_1 - r_i)} \quad (1.4)$$

Theo công thức (1.4) ta rút ra đặc trưng hướng tổng hợp của hệ:

$$f_{th}(\theta, \varphi) = f_1(\theta, \varphi) \sum_{i=1}^N \frac{I_i}{I_1} e^{jk(r_1 - r_i)} \quad (1.5)$$

Đặt: $\frac{I_i}{I_1} = A_i e^{j\varphi_i}$ trong đó: $\begin{cases} A_i: \text{phân bố biên độ} \\ \varphi_i: \text{phân bố pha} \end{cases}$

$$f_{h\bar{e}}(\theta, \varphi) = \sum_{i=1}^N A_i e^{j\varphi_i} e^{jk(r_1 - r_i)} \quad (1.6)$$

$$f_{th}(\theta, \varphi) = f_1(\theta, \varphi) \cdot f_{h\bar{e}}(\theta, \varphi) \quad (1.7)$$

$$E_{th} = E_1 \cdot f_{h\bar{e}}(\theta, \varphi) \quad (1.8)$$

Như vậy:

Đặc trưng hướng tổng hợp của một hệ gồm các nguồn bức xạ đồng nhất và định hướng như nhau trong không gian bằng tích đặc trưng hướng của một nguồn bức xạ (tất cả các nguồn bức xạ đều có cùng đặc trưng hướng) với $f_{h\bar{e}}(\theta, \varphi)$ (đặc trưng cho hệ gồm N nguồn bức xạ vô hướng). Thông thường $f_1(\theta, \varphi)$ có tính định hướng yếu, do vậy f_{th} phụ thuộc chủ yếu vào $f_{h\bar{e}}$.

Dựa trên công thức (1.6), (1.7), Hình 2, xét đặc trưng hướng trong mặt phẳng kinh tuyến:

$$f_{h\hat{e}}(\theta, \varphi) = \sum_{i=1}^N A_i e^{j\varphi_i} e^{jk(r_1 - r_i)} \quad (1.9)$$

Ta có: $r_1 - r_i = (i-1)d \sin(\theta)$

Thông thường ta sử dụng các nguồn bức xạ pha thay đổi theo quy luật tuyến tính, với: $\varphi_i = -(i-1)kd \sin(\theta_0)$, trong đó d là khoảng cách giữa hai chấn tử, θ_0 là góc lái mong muốn. Do đó, ta có thể viết lại công thức (1.9) thành:

$$f_{h\hat{e}}(\theta, \varphi) = \sum_{i=1}^N A_i e^{j(i-1)kd(\sin \theta - \sin \theta_0)} \quad (1.10)$$

Với nguồn bức xạ đồng biên khi đó ta có:

$$f_{h\hat{e}}(\theta, \varphi) = \sum_{i=1}^N e^{j(i-1)kd(\sin \theta - \sin \theta_0)} \quad (1.11)$$

$$f_{h\hat{e}}(\theta, \varphi) = \frac{e^{jNkd(\sin \theta - \sin \theta_0)} - 1}{e^{jkd(\sin \theta - \sin \theta_0)} - 1} \quad (1.12)$$

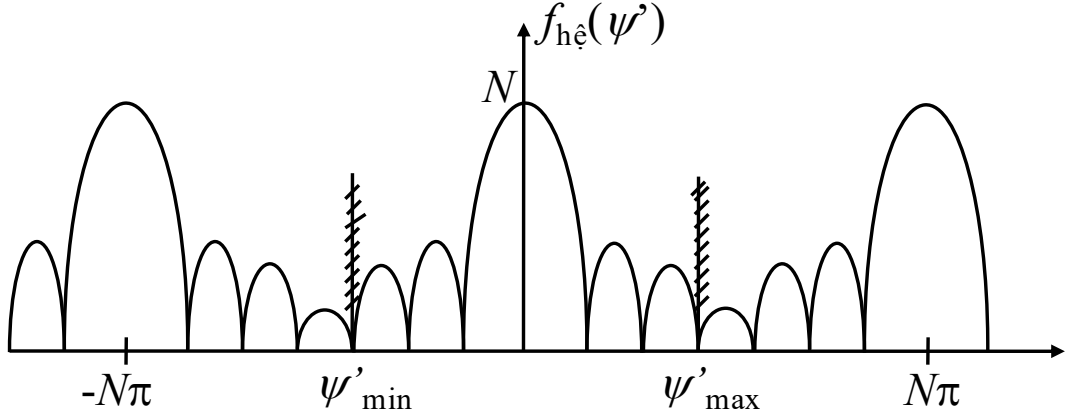
Áp dụng công thức Euler, lấy module và sử dụng các phép biến đổi lượng giác đối với công thức (1.12), ta thu được:

$$f_{h\hat{e}}(\theta, \varphi) = \left| \frac{\sin \left[\frac{N}{2} (kd(\sin \theta - \sin \theta_0)) \right]}{\sin \left[\frac{1}{2} (kd(\sin \theta - \sin \theta_0)) \right]} \right| \quad (1.13)$$

Đặt: $\psi' = \frac{N}{2} (kd(\sin \theta - \sin \theta_0))$ khi đó công thức (1.13) được viết thành:

$$f_{h\hat{e}}(\theta, \varphi) = \left| \frac{\sin \psi'}{\sin \frac{\psi'}{N}} \right| \quad (1.14)$$

Giản đồ của công thức (1.14) có dạng như Hình 1.3.



Hình 1. 3. Giản đồ hướng của hệ anten $f_{het}(\theta, \varphi)$

Theo công thức (1.14) và Hình 1.3 ta xác định hướng bức xạ cực đại chính khi

$$\frac{\psi'}{N} = n\pi \quad (n = 0, \pm 1, \pm 2, \dots)$$

$$\frac{1}{2}(kd(\sin \theta_m - \sin \theta_0)) = n\pi \quad (1.15)$$

$$\sin \theta_m = n \frac{\lambda}{d} + \frac{\sin \theta_0}{kd} \quad (1.16)$$

Điều kiện tồn tại duy nhất cực đại chính ứng với chỉ số n:

$$\begin{cases} (n+1) \frac{\lambda}{d} + \frac{\sin \theta_0}{kd} > 1 \\ (n-1) \frac{\lambda}{d} + \frac{\sin \theta_0}{kd} < -1 \end{cases}$$

$$\frac{d}{\lambda} < \frac{1}{1 + |\sin \theta_0|} \quad (1.17)$$

Thực hiện tương tự đối với hướng không bức xạ: $\begin{cases} \psi' = n\pi \\ n \neq mN, |m| = 0, 1, 2, \dots \end{cases}$

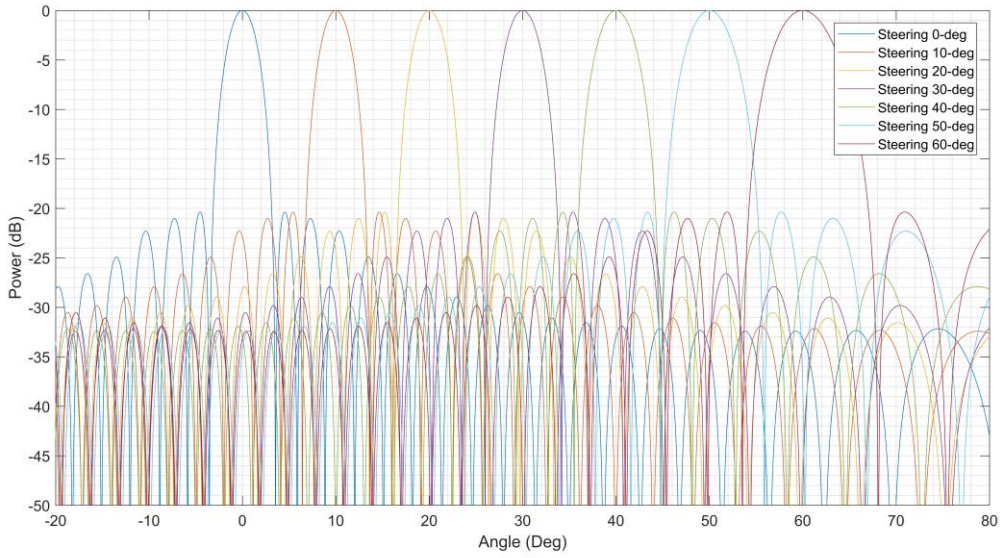
$$\frac{N}{2}(kd \sin \theta_{NULL} - \sin \theta_0) = n\pi \quad (1.18)$$

$$\sin \theta_{NULL} = n \frac{\lambda}{Nd} + \frac{\sin \theta_0}{kd} \quad (1.19)$$

Như vậy để điều khiển đặc trưng hướng của mảng Anten theo mong muốn hay quét cánh sóng bằng phương pháp điện ta có thể thay đổi pha θ_0 (phương pháp pha) của mảng, hoặc thay đổi tần số (phương pháp tần số).

- **Khảo sát hiện tượng mở rộng búp sóng và suy giảm biên độ khi lái búp sóng**

Khảo sát hệ thống Anten mảng pha tuyến tính gồm 32 chấn tử đẳng hướng với khoảng cách các chấn tử là 65mm ở tần số 3GHz.



Hình 1. 4. Mô phỏng hiện tượng mở rộng búp sóng theo góc quét của chấn tử đẳng hướng

Từ kết quả mô phỏng trên Hình 1.4 ta có thể thấy sự mở rộng của búp sóng theo góc quét.

Để giải thích sự mở rộng búp sóng, ta xét công thức (1.10), với nguồn bức xạ giống nhau và vô hướng:

$$f_a(\theta) = \sum_{i=1}^K e^{j(i-1)kd[\sin(\theta) - \sin(\theta_0)]} = \sum_{i=1}^K e^{j(i-1)kd[u - u_0]} \quad (1.20)$$

với $u = \sin(\theta)$ và $u_0 = \sin(\theta_0)$, $\Delta u = \sin(\Delta\theta)$, do đó:

$$\Delta\theta = \arcsin(\Delta u)$$

Ta quét cánh sóng đến hướng $\theta_0 \neq 0$, $u_0 = \sin(\theta_0)$.

$$2\Delta u = \sin(\theta_2) - \sin(\theta_1) \quad (1.21)$$

Với:

$$\theta_1 = \theta_0 - \Delta\theta'$$

$$\theta_2 = \theta_0 + \Delta\theta'$$

và $2\Delta\theta'$ là độ rộng chùm tia tại điểm quét cánh sóng θ_0 , thay vào công thức (1.21) thu được:

$$\Delta u = \cos(\theta_0) \sin(\Delta\theta') \quad (1.22)$$

Độ rộng cánh sóng ở mức 1/2 công suất:

$$2\Delta\theta' = 2 \arcsin\left(\frac{\Delta u}{\cos(\theta_0)}\right) \quad (1.23)$$

Với cánh sóng hẹp, ta có thể lấy xấp xỉ hàm arcsin với đối số:

$$2\Delta\theta' \approx \frac{2\Delta u}{\cos(\theta_0)} \quad (1.24)$$

Với cánh sóng anten hẹp $2\Delta u$ cũng được xấp xỉ công thức độ rộng cánh sóng đo trên trục θ , kết quả cuối cùng:

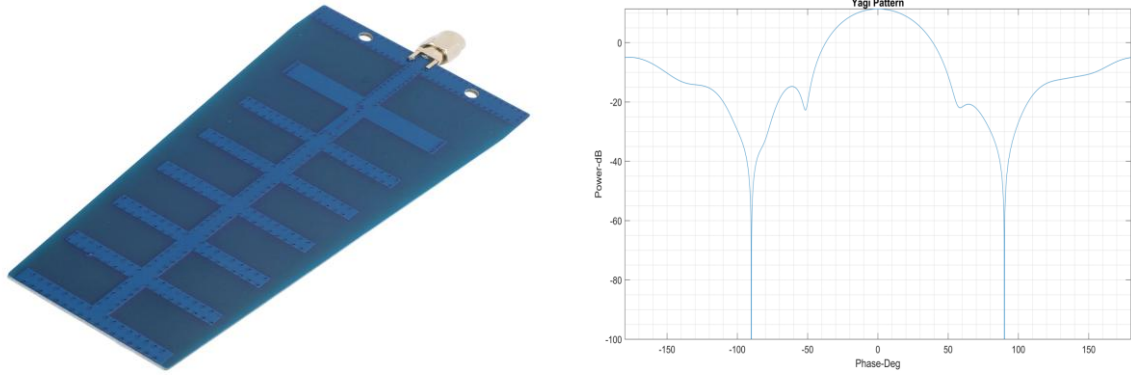
$$2\Delta\theta' \approx \frac{2\Delta\theta}{\cos(\theta_0)} \quad (1.25)$$

Như vậy với cánh sóng hẹp, độ rộng cánh sóng của anten mảng pha tuyến tính mở rộng tỷ lệ nghịch xấp xỉ với cosin của góc quét.

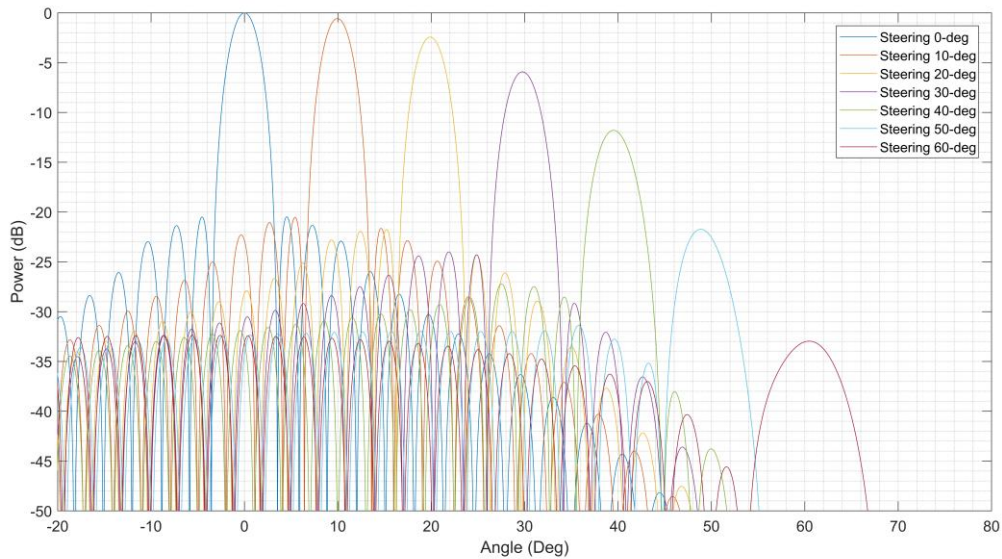
Trên Hình 1.4 ta không nhận thấy hiện tượng suy giảm biên độ do đang sử dụng các chấn tử đẳng hướng, để thấy được sự sụt đỉnh này ta xét mảng anten gồm 32 chấn tử Yagi, mỗi chấn tử có giản đồ hướng như trong Hình 1.5.

So sánh Hình 1.4 và Hình 1.5 ta có thể thấy rõ hiện tượng mở rộng và suy giảm biên độ của búp sóng. Thông thường ta bỏ qua sự ảnh hưởng của từng phần tử anten lên giản đồ hướng của mảng anten, dẫn đến các sai sót khi phân tích hoạt động của anten. Điều này xảy ra vì ta thường tập trung vào hệ số mảng của anten mà bỏ qua độ định

hướng của từng phần tử Anten, nói cách khác ta xem như các Anten thành phần là đẳng hướng. Trong thực tế thì ta không có Anten đẳng hướng và điều này làm cho giản đồ hướng của mảng Anten rất khác với hệ số mảng của mảng Anten, nhất là ở những góc “null” của Anten (là góc mà Anten không thu/phát được. Hình 1.6 cho thấy khi góc quét càng lớn thì biên độ của đặc trưng hướng càng suy giảm mạnh.



Hình 1. 5. Hình ảnh phần tử Anten Yagi và giản đồ hướng của nó



Hình 1. 6. Giản đồ hướng của mảng Anten gồm 32 phần tử Yagi.

3. Phương pháp tổng hợp và lái búp sóng số, ưu điểm của nó và các nút thắt cần giải quyết

Giả sử tại phần tử thứ i thu được tín hiệu đầu vào $s_i(t)$ và ta sử dụng nguồn bức xạ tuyến tính theo quy luật $\varphi_i = (i-1)kd \sin(\theta)$, khi đó tín hiệu tổng hợp của búp sóng $s(t)$ có dạng:

$$s(t) = \sum_{i=1}^N s_i(t) e^{j(i-1)kd \sin(\theta)} \quad (1.26)$$

Giá trị pha điều khiển beamforming của từng kênh là:

$$\varphi_i = (i-1)kd \sin(\theta) = (i-1) \frac{2\pi df}{c} \sin(\theta) = (i-1)\varphi \quad (1.27)$$

Với i là vị trí hàng ăng ten, giá trị từ $1 \rightarrow N$ và $\varphi = \left(\frac{2\pi \times d \times f}{c} \sin(\theta) \right)$.

3.1 Ưu điểm của phương pháp tổng hợp và lái búp sóng số

3.1.1 Tăng độ phân giải khi quét búp sóng

Mối liên hệ giữa góc xoay pha từng kênh ăng ten và góc quét búp sóng được thể hiện dựa theo công thức:

$$\begin{aligned} \varphi_i &= (i-1) \times \left(\frac{2\pi \times d \times f}{c} \sin(\theta) \right) \\ \Rightarrow \theta &= \arcsin \left(\frac{\varphi_i}{(i-1) \times \frac{2\pi \times d \times f}{c}} \right) = \arcsin \left(\frac{(i-1) \times \varphi}{(i-1) \times \frac{2\pi \times d \times f}{c}} \right) \end{aligned} \quad (1.28)$$

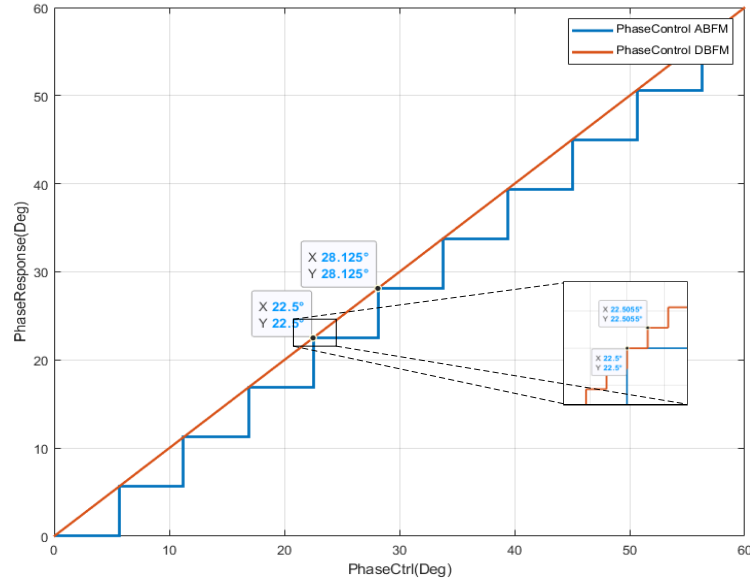
$$\varphi = \text{Beam_ID} \times \Delta\varphi, \quad \Delta\varphi = \frac{2\pi}{2^n}$$

Trong đó Beam_ID là giá trị búp sóng mong muốn quét, n là số bit biểu diễn Beam_ID. Mối liên hệ độ phân giải góc quét búp sóng $\Delta\theta$ phụ thuộc vào độ phân giải góc xoay pha $\Delta\varphi$ theo công thức:

$$\Delta\theta = \arcsin \left(\frac{\Delta\varphi}{\frac{2\pi \times d \times f}{c}} \right) = \arcsin \left(\frac{\lambda}{2^n \times d} \right) \quad (1.29)$$

Giá trị n càng lớn tương đương với độ phân giải càng cao. Các IC xoay pha tín hiệu tương tự thông thường có từ 32 (hay 2^5) đến 256 (hay 2^8) mức pha khác nhau tương ứng có thể mã hóa thành $n = 5 \rightarrow 8$ bit và cố định. Với phương pháp quét búp sóng số, các kênh được xoay pha trực tiếp tại tầng băng gốc trên phần mềm nên hoàn toàn đạt độ phân giải xoay pha cao và có thể thay đổi một cách linh hoạt. Với nền tảng

phần cứng sử dụng phương pháp quét búp sóng số đạt được số $n = 16$ bit tương đương với độ xoay pha nhỏ nhất là $\frac{360^\circ}{2^n} = \frac{360^\circ}{2^{16}} \approx 0.0055^\circ$ ứng với độ phân giải quét búp sóng là $\Delta\theta \approx 0.0014^\circ$ (tại $f = 2.9\text{GHz}$, $d = 6.5\text{cm}$) và n có thể thay đổi trên phần mềm phụ thuộc vào yêu cầu độ phân giải, độ chính xác góc quét và tài nguyên của Chip. Giá trị độ phân giải $n = 16$ bit đáp ứng các tiêu chí sai số góc quét $\leq 0.2^\circ$ và phù hợp với tài nguyên DSP tính toán trong FPGA.



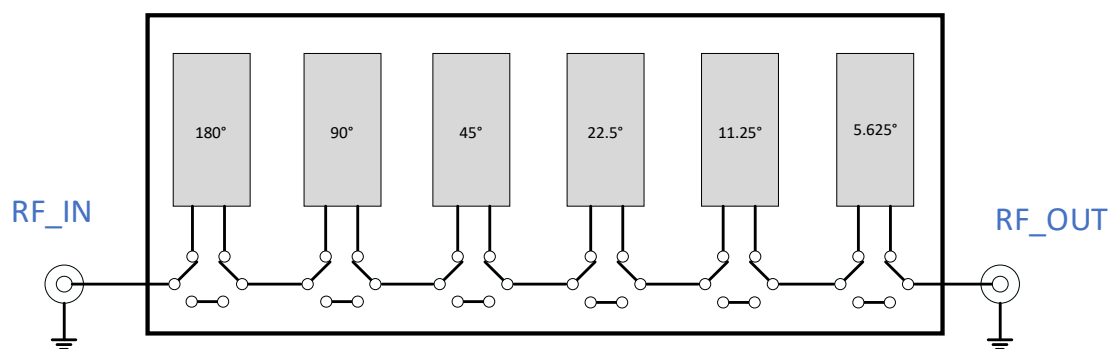
Hình 1. 7. Độ phân giải xoay pha của 2 phương pháp quét búp sóng số (16 bit) và tương tự (6 bit).

3.1.2 Tăng độ chính xác khi lái búp sóng

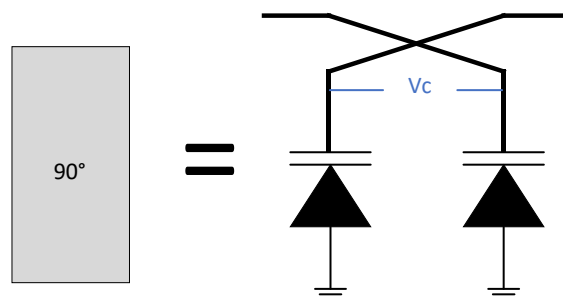
Độ chính xác quét búp sóng phụ thuộc chính vào 2 yếu tố:

- Độ phân giải quét búp sóng.
- Độ ổn định xoay pha.

Phương pháp quét búp sóng tương tự sử dụng các IC xoay pha tín hiệu tương tự thông thường có từ 32 (hay 2^5) đến 256 (hay 2^8) mức pha khác nhau tương ứng có thể mã hóa thành $n = 5 \rightarrow 8$ bit và độ ổn định hoạt động bị ảnh hưởng bởi nhiệt độ, độ ẩm và sự già hóa của linh kiện.



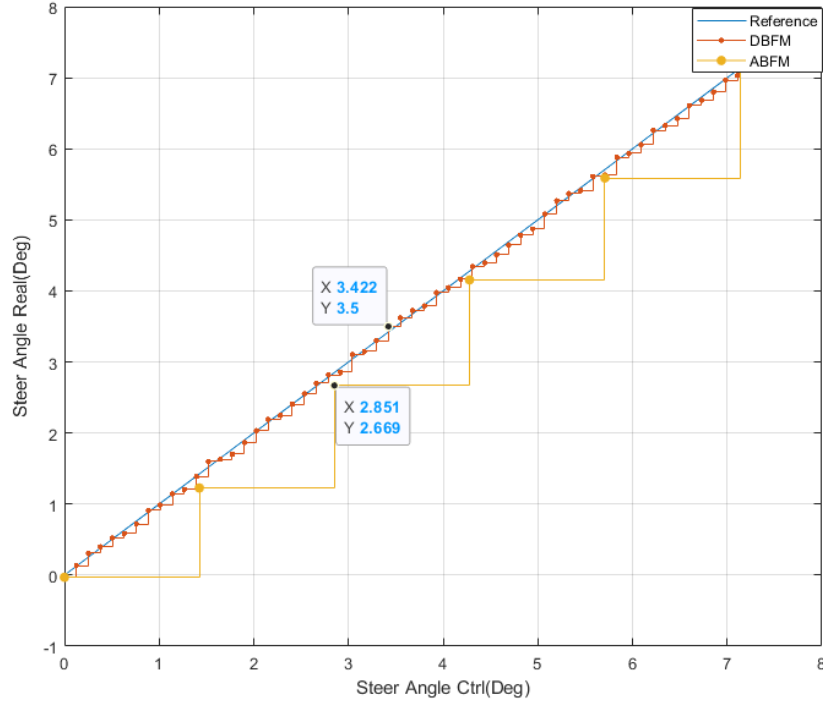
Hình 1. 8. Sơ đồ chức năng của IC xoay pha, độ phân giải 6 bit.



Hình 1. 9. Cấu trúc bộ dịch pha 90°.

Hình 1.8 minh họa các khối xoay pha của một IC độ phân giải 6 bit: $180^\circ, 90^\circ, 45^\circ, 22.5^\circ, 11.25^\circ, 5.625^\circ$ được tạo bởi các phần tử bán dẫn diode (được thể hiện trên Hình 1.9) mà độ chính xác xoay pha bị ảnh hưởng bởi các yếu tố môi trường và tần số làm việc. Nguyên lý làm việc của bộ xoay pha trên Hình 1.8 như sau: trên IC xoay pha tín hiệu tương tự giá trị pha mong muốn được điều khiển dưới dạng mã hóa nhị phân 6bit với giá trị có thể điều khiển được trong khoảng từ 0 đến 63 tương ứng với giá trị pha cố định là $0^\circ, 5.625^\circ, 11.25^\circ, \dots, 354.375^\circ$. Người dùng muốn điều khiển pha nào thì cấu hình 6bit điều khiển pha tương ứng. Ví dụ, người dùng muốn điều khiển giá trị pha là 112.5° thì giá trị 6bit điều khiển xuống sẽ là 010100 (tương ứng với giá trị số nguyên là 20).

Phương pháp quét búp sóng số đưa ra độ phân giải cao (đã chứng minh tại mục 3.1.1) và xoay pha từng kênh trên miền số nên khắc phục các nhược điểm về độ ổn định xoay pha của phương pháp quét búp sóng tương tự.

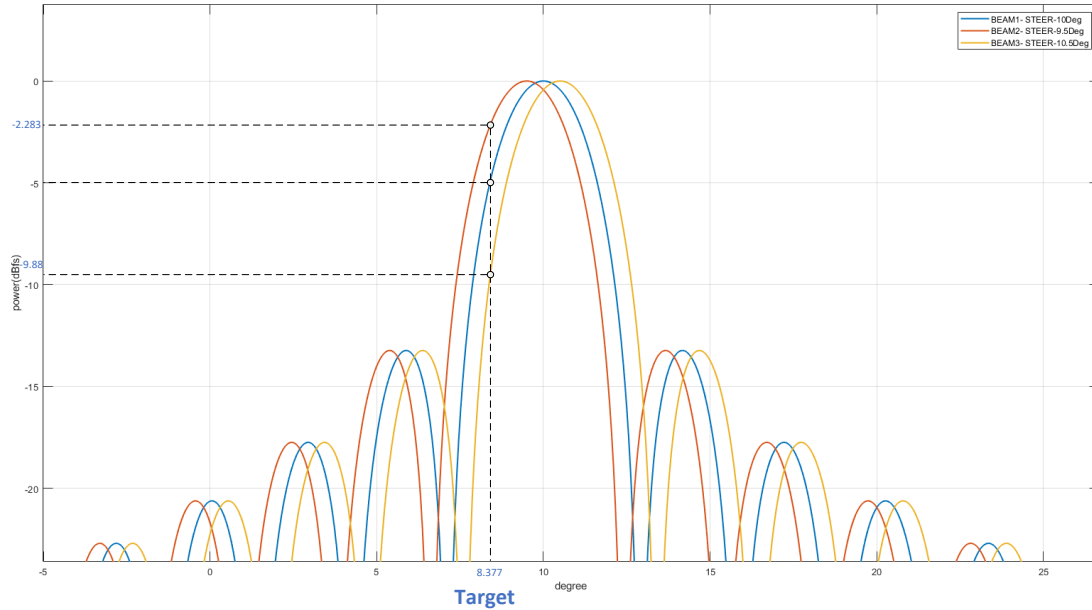


Hình 1. 10. Kết quả đo kiểm giữa ABFM và DBFM.

Hình 1.10 minh họa sai số giữa góc quét điều khiển và góc quét đo thực tế của 2 phương pháp quét búp sóng số (DBFM) và phương pháp quét búp sóng tương tự (ABFM). Đường màu xanh dương biểu diễn đường tham chiếu với giá trị góc điều khiển trùng với giá trị góc thực tế, đường màu đỏ thu được dựa trên kết quả đo với phương pháp quét búp sóng số và đường màu cam thu được dựa trên kết quả đo với phương pháp quét búp sóng tương tự.

3.1.3 Khả năng thu đồng thời nhiều búp sóng

Trong các hệ thống thu phát cũ sử dụng các IC xoay pha tương tự, tại một thời điểm chỉ thu được một búp sóng. Với công nghệ tổng hợp và lái búp sóng số, tại một thời điểm có khả năng thu/phát đồng thời nhiều búp sóng và số lượng búp sóng có thể thực hiện dựa trên tài nguyên của Chip. Khả năng thu đa búp sóng giúp có nhiều hơn thông tin từ tín hiệu mục tiêu phản xạ về.



Hình 1. 11. Mô tả các búp sóng thu/phát với búp sóng chính là BEAM1.

3.1.4 Thời gian quét búp sóng

Sử dụng IC xoay pha tương tự tồn tại nhược điểm thời gian quét búp sóng bị ảnh hưởng bởi các thông số:

- Thời gian điều khiển búp sóng muốn quét.
- Thời gian cập nhật để ổn định biên độ, pha của các kênh thu/phát.

Thời gian quét búp sóng tương tự bằng tổng thời gian bắt đầu hệ thống điều khiển Beam_ID đến lúc thời điểm cập nhật và ổn định pha, biên độ cho từng kênh.

Với công nghệ quét búp sóng số, thời gian cập nhật búp sóng phụ thuộc vào thời gian tính toán các bộ số xoay pha và thời gian này là rất nhỏ.

3.2 Các nút thắt cần giải quyết trong công nghệ tổng hợp và lái búp sóng số

- Vấn đề đồng bộ các chip AD/DA:

Theo kiến trúc phần cứng thu phát của phương pháp quét búp sóng số, mỗi kênh thu sử dụng một kênh AD/DA. Do đó việc đồng bộ các chip AD/DA là rất quan trọng. Các tín hiệu đồng bộ yêu cầu độ lệch giữa các tín hiệu clock cỡ ps.

- Vấn đề kiểm tra độ ổn định và hiệu chuẩn pha và biên độ của các kênh thu/phát:

Độ ổn định pha, biên độ của các kênh thu/phát ảnh hưởng bởi nhiệt độ và sự mất cân bằng IQ trong các chip AD/DA. Yếu tố nhiệt độ ảnh hưởng lớn đến độ ổn định so với sự mất cân bằng IQ trong AD/DA nên cần tập trung đo kiểm các kênh thu/phát đặt trong tủ môi trường với nhiệt độ, độ ẩm thay đổi theo điều kiện làm việc thực tế. Khi nhiệt độ tăng trong dải làm việc (từ -10°C đến 60°C) và không điều khiển pha, biên độ thì sai lệch pha giữa các kênh rất lớn lớn nhất là 50° . Sai lệch này không ổn định tại một giá trị và bị biến đổi liên tục theo nhiệt độ.

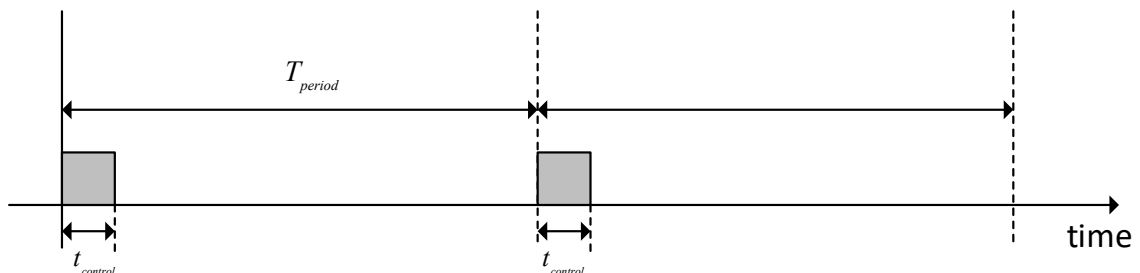
- Vấn đề truyền dữ liệu tốc độ cao từ khối thu phát số tới khối tổng hợp và lái búp sóng số:

Để đảm bảo truyền dữ liệu từ khối thu phát số sang khối tổng hợp và lái búp sóng số, tốc độ đường truyền rất lớn (cỡ vài Gb/s). Giải pháp thông thường sử dụng cổng Ethernet, với tốc độ 1Gb/s thông thường sẽ không đáp ứng được, với các cổng Ethernet với tốc độ cao hơn là 2.5Gb/s hoặc 10Gb/s thì kèm theo chi phí phần cứng, chi phí IP core là rất lớn và tăng sự phức tạp của hệ thống phần cứng (với 2.5Gb/s cần chip PHY, 10Gb/s cần cổng chuyển đổi quang điện nếu sử dụng cáp quang hoặc cáp điện chuyên dụng), phần mềm.

- Phần mềm giao tiếp AD/DA:

Các chip AD/DA kèm theo tài liệu hãng cung cấp và các API điều khiển tồn tại các nút thắt sau:

+ Các thuật toán xử lý và điều khiển yêu cầu từ chu kỳ tới chu kỳ. Trong một chu kỳ luôn có khoảng thời gian t_{control} để điều khiển các thông số AD/DA làm việc tại chu kỳ đó. Các API của hãng sử dụng ngôn ngữ C chạy trên vi xử lý, trong ứng dụng hiện tại vi xử lý chạy hệ điều hành. Điều này, dẫn tới việc không đảm bảo được thời gian điều khiển t_{control}



Hình 1. 12. Timing điều khiển trong xử lý tín hiệu Ra-đa.

+ Tài liệu chip AD/DA kèm theo không đưa ra các thanh ghi điều khiển và mô tả cho người dùng nên khi điều khiển, giám sát hoạt động của chip phù hợp với mục đích sử dụng là rất khó khăn.

- Độ chính xác góc lái:

Độ chính xác khi lái búp sóng bị ảnh hưởng bởi các thông số:

- + Độ rộng búp sóng.
- + Pha điều khiển từng phần tử ăng ten.
- + Sai số hệ thống đo kiểm búp sóng.

Như đã nói ở trên số phần tử của ăng ten ảnh hưởng đến góc lái búp sóng cũng như ảnh hưởng đến sai số lái của búp sóng. Khi số phần tử ăng ten trên một hàng, cột càng nhiều thì độ rộng búp sóng càng nhỏ lại dẫn tới sai số khi lái búp sóng càng ít.

Độ chính xác góc lái búp sóng bị ảnh hưởng bởi giá trị điều khiển pha của từng kênh thu/phát cũng như bị ảnh hưởng bởi hệ thống đo kiểm búp sóng 3D. Vì thế hệ thống hiệu chuẩn pha cho từng kênh thu/phát phải đảm bảo sự đồng pha, biên độ của các kênh nối ra các phần tử ăng ten. Giá trị sai lệch pha giữa các phần tử không vượt quá 5° và 0.5 dBm đảm bảo độ chính xác góc lái $\leq 10\%$ độ rộng búp sóng.

Sai số của hệ thống đo kiểm búp sóng 3D cũng phải nhỏ. Để đảm bảo giá trị sai số hệ thống đo kiểm búp sóng đủ nhỏ ($< 0.1^\circ$) thì cần yêu cầu khoảng cách đo phải đủ lớn đảm bảo trường xa của hệ ăng ten. Môi trường đo cũng phải đảm bảo không có các vật cản hay phản xạ.

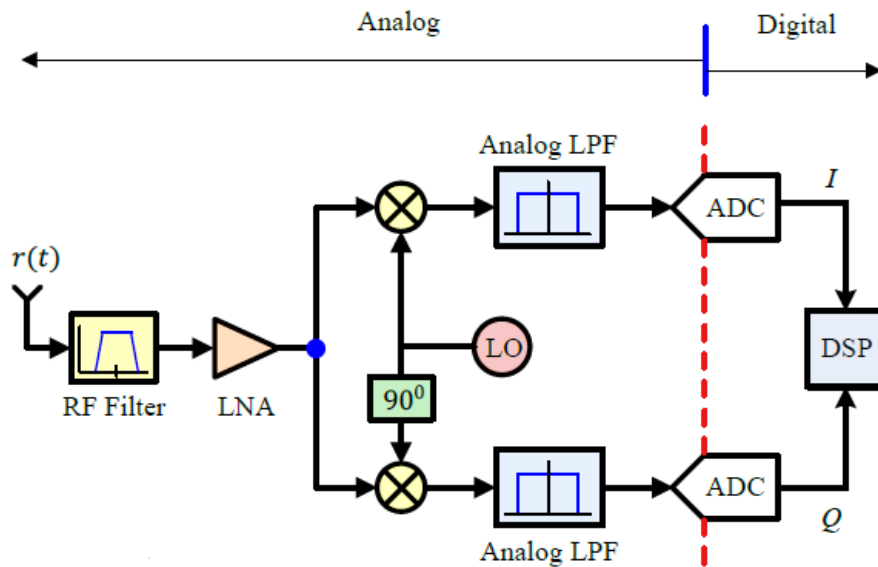
Chương 1 đã trình bày lý thuyết tổng quan về hệ thống anten mảng pha, một số tính chất phương hướng của anten mảng pha, phương pháp tổng hợp và lái búp sóng số cùng với các ưu điểm của nó. Trong chương 2 của đề án sẽ đi vào tìm hiểu công nghệ Zero-IF và IC ADRV9009 đây là nền tảng công nghệ cần nắm trước khi đi vào thiết kế hệ thống ở chương 3.

CHƯƠNG 2: GIỚI THIỆU CÔNG NGHỆ ZERO-IF VÀ IC ADRV9009

1. Tổng quan về công nghệ Zero-IF

Zero-IF (Zero Intermediate Frequency), còn được gọi là Direct Conversion (chuyển đổi trực tiếp) hoặc Homodyne, là một kiến trúc thu phát tín hiệu vô tuyến trong đó tín hiệu tần số cao (RF) được chuyển trực tiếp về tần số cơ sở (baseband) mà không cần qua bước trung gian (IF – Intermediate Frequency) như trong kiến trúc superheterodyne truyền thống.

- Sơ đồ nguyên lý của kiến trúc Zero-IF:



Hình 2. 1. Sơ đồ nguyên lý của kiến trúc Zero-IF (Homodyne).

Hình 2.1 trình bày sơ đồ nguyên lý của kiến trúc Zero-IF. Từ sơ đồ ta có thể thấy tín hiệu thu được từ anten sẽ đi qua bộ lọc đầu tiên và bộ khuếch đại tạp âm thấp (LNA), việc chuyển đổi tín hiệu xuống tần số cơ sở được thực hiện thông qua một cặp bộ trộn tần cùng với các tín hiệu sin và thành phần vuông pha của nó, tạo thành một tín hiệu phức. Tín hiệu phức này sau đó được lọc qua hai bộ lọc thông thấp, một ở nhánh I và một ở nhánh Q, nhằm loại bỏ thành phần tần số cao, chọn dải tần mong muốn và triệt tiêu các kênh lân cận. Do đó, các bộ lọc thông thấp này cần có độ dốc lớn. Mặc dù phần lớn xử lý tín hiệu có vẻ như diễn ra trong miền tương tự, nhưng thực tế lại ngược lại. Một bộ thu chuyển đổi trực tiếp (Direct Conversion Rx) chỉ thực hiện việc chuyển đổi

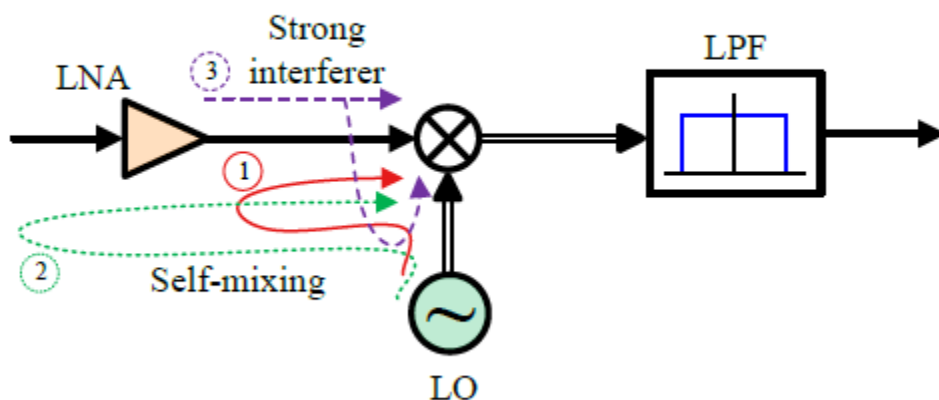
tín hiệu từ dải thông xuống dải cơ sở, và để lại toàn bộ công việc xử lý các sai lệch thực tế cho khối xử lý tín hiệu số (DSP).

Dựa vào sơ đồ nguyên lý của kiến trúc thu superheterodyne và Zero-IF ta có thể thấy trong kiến trúc Zero-IF đã không còn tầng tín hiệu trung tần (IF).

- Các thách thức đối với công nghệ Zero-IF:

Việc chuyển đổi trực tiếp tín hiệu từ cao tần xuống tần số cơ sở là lựa chọn hợp lý, nhưng có nhiều thách thức cần phải vượt qua để hiện thực hóa kiến trúc Zero-IF.

+ DC Offset (độ lệch tín hiệu một chiều): Đây là vấn đề nghiêm trọng nhất xảy ra tại tín hiệu đầu ra dải tần cơ sở (baseband) của bộ thu chuyển đổi trực tiếp (direct conversion Rx). Việc chuyển tín hiệu về quanh tần số bằng không khiến tín hiệu mong muốn dễ bị ảnh hưởng bởi điện áp lệch (offset voltage), có thể làm bão hòa các tầng xử lý tiếp theo. Để hiểu rõ vấn đề này, hãy xem xét rằng có hai tín hiệu đầu vào đi vào bộ trộn: một từ bộ dao động tại chỗ (LO) và một từ bộ khuếch đại tạp âm thấp (LNA), xem Hình 2.2.



Hình 2. 2. Hình minh họa hiện tượng DC offset.

- Độ cách ly giữa các cổng của bộ trộn, cụ thể là giữa cổng kết nối với LO và cổng đầu ra của LNA, không phải là vô hạn, điều này khiến cho sóng sin từ LO bị rò sang đầu vào còn lại của bộ trộn.
- Hiện tượng tương tự cũng xảy ra đối với đầu vào của LNA.

- Giả sử tín hiệu LO có dạng $A\cos(2\pi ft)$ và thành phần tín hiệu dò của nó là $B\cos(2\pi ft - \beta)$, chúng ta có:

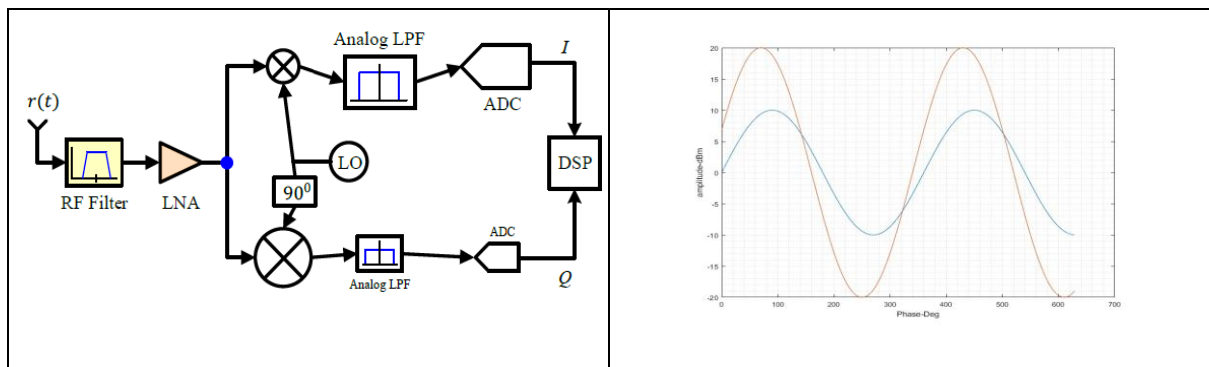
$$2A\cos(2\pi ft) * B\cos(2\pi ft - \beta) = AB\cos(\beta) + AB\cos(2\pi ft - \beta) \quad (2.1)$$

Mặc dù thành phần tần số cao được loại bỏ thông qua bộ lọc thấp tần, nhưng thành phần điện áp lệch (DC offset) là thành phần $AB\cos(\beta)$ trong phương trình (2.1) vẫn bị cộng vào tín hiệu mong muốn trong dải tần cơ sở và có thể làm bão hòa các tầng tiếp theo.

- Một nhiễu mạnh nằm trong dải tần cho phép của bộ lọc đầu tiên cũng có thể bị rò rỉ từ đầu ra bộ LNA sang cổng của bộ trộn nối với LO, và do đó bị nhân với chính nó tạo ra thành phần DC offset khác.

+ Lệch pha và biên độ (IQ imbalance):

- Trong bộ thu zero-IF, việc xử lý tín hiệu phức được thực hiện thông qua mạch tương tự để chuyển phổ tín hiệu mục tiêu trực tiếp xuống tần số cơ sở. Để làm được điều này, cả các bộ trộn I và Q, bộ lọc thông thấp (LPF), và bộ chuyển đổi tương tự-số (ADC) phải duy trì gain và độ lệch pha 90° trên toàn bộ băng thông tín hiệu trong các nhánh I và Q tương ứng — điều này là bất khả thi đối với các linh kiện tương tự.
- Một ví dụ minh họa cho sự mất cân bằng giữa các nhánh I/Q được thể hiện trong Hình 2.3 thông qua sự khác nhau về kích thước của các bộ trộn, bộ lọc thông thấp (LPF) và các bộ ADC, cũng như sự nghiêng lệch của chúng. Hệ quả là xảy ra sai lệch về biên độ và pha giữa từng cặp cấu phần song song trong các nhánh I và Q.



Hình 2. 3. Hình minh họa và tín hiệu minh họa hiện tượng lệch pha và biên độ giữa kênh I và Q.

- Ưu điểm của hệ thống Zero-IF:

+ **Có thể tạo thành chip tích hợp:** Việc chuyển đổi trực tiếp tín hiệu xuống tần số cơ sở (baseband) sẽ loại bỏ sự cần thiết của bộ lọc trung tần (IF filter) và bộ khuếch đại trung tần (IF amplifier). Một cặp bộ lọc thông thấp ở tần số cơ sở có thể dễ dàng tích hợp dưới dạng bộ lọc thông thấp chủ động (active lowpass filters) thay vì sử dụng các linh kiện có tổn hao và cố định ở tần số trung tần. Các bộ lọc chủ động này có thể bao phủ dải băng rộng vì chúng có thể được điều chỉnh từ vài trăm kHz đến hàng trăm MHz. Một dải rộng các tần số RF cũng có thể được hỗ trợ đơn giản bằng cách điều chỉnh tần số của bộ dao động tại chỗ (LO). Sự linh hoạt này, nhờ vào các bộ lọc tần số cơ sở có thể lập trình được, giúp giảm đáng kể kích thước mạch in (PCB) của tín hiệu cao tần sử dụng kiến trúc zero-IF.

+ **Giảm chi phí:** Thông qua việc loại bỏ một số thành phần liên quan đến tín hiệu trung tần giúp cho thiết kế theo kiến trúc zero-IF giảm chi phí hệ thống so với các kiến trúc khác. Bên cạnh đó, chi phí còn được tiết kiệm nhờ vào khả năng linh hoạt trong việc bổ sung các dải tần mới mà không cần thay đổi nhiều.

+ **Tiết kiệm điện năng tiêu thụ:** Vì kiến trúc zero-IF chuyển trực tiếp các tần số quan tâm xuống tần số gốc (baseband), nên các mạch tương tự có thể được thiết kế hoạt động ở tần số thấp nhất có thể, từ đó giúp giảm tiêu thụ điện năng.

2. Tổng quan về IC ADRV9009

- Các tính năng chính:

- + Hai kênh phát độc lập.
- + Hai kênh thu độc lập.
- + Bộ thu quan sát chia sẻ đầu vào kép.
- + Băng thông tối đa của bộ thu: 200 MHz
- + Băng thông tối đa của tín hiệu phát: 450 MHz.
- + Băng thông tối đa của bộ thu quan sát: 450 MHz.
- + Các mạch tổng hợp tần số vô tuyến (RF) sử dụng kỹ thuật phân số-N, được tích hợp hoàn toàn trong chip.
- + Bộ tổng hợp tín hiệu clock được tích hợp hoàn toàn trong chip.

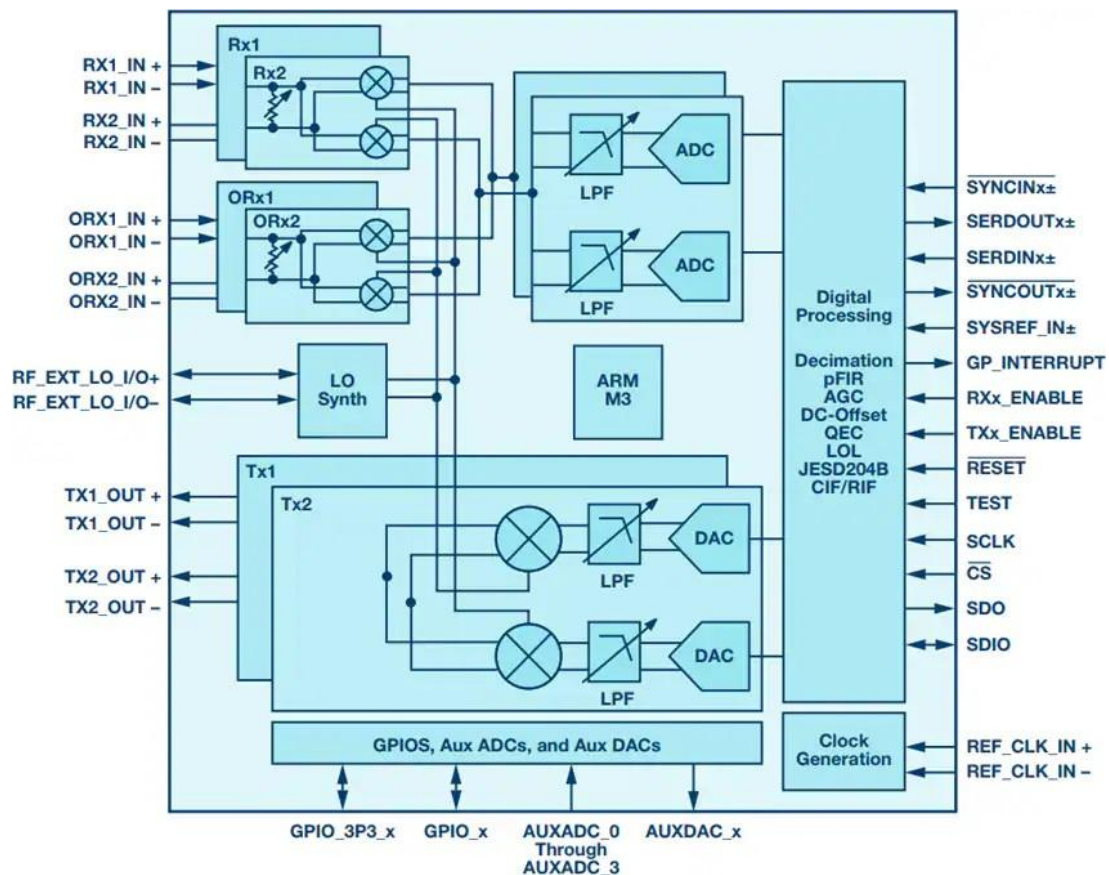
- + Công nghệ đồng bộ pha trên nhiều chip.
- + Hỗ trợ giao thức truyền dữ liệu tốc độ cao theo chuẩn JESD204B.
- + Dải tần hoạt động: 75MHz đến 6GHz.

- Ứng dụng:

Mạch tích hợp ADRV9009 của Analog Devices là một bộ thu phát RF tích hợp cao, được thiết kế cho các ứng dụng đòi hỏi hiệu suất cao và tiêu thụ điện năng thấp, điển hình là các ứng dụng sau:

- + Trạm gốc 3G, 4G và 5G.
- + Hệ thống radar mảng pha.
- + Hệ thống MIMO.
- + Hệ thống thông tin quân sự.
- + Chiến tranh điện tử.
- + Thiết bị kiểm tra di động.

- Các thành phần cơ bản:



Hình 2. 4. Sơ đồ khối IC ADRV9009.

Hình 2. 4 giới thiệu sơ đồ khối tổng quát của IC ADRV9009, sau đây ta sẽ đi vào tìm hiểu nhiệm vụ cụ thể của các khối chính như sau:

+ **Khối thu:** bao gồm hai bộ thu độc lập (RX1 và RX2) với băng thông rộng, sử dụng kiến trúc chuyển đổi trực tiếp (Direct conversion), mỗi bộ thu có hai đầu vào vi sai.

+ **Khối phát:** Bao gồm hai bộ phát độc lập (Tx1 và Tx2) với đầu ra vi sai. Trên mỗi bộ phát bao gồm các thành phần cơ bản như: bộ chuyển đổi số sang tương tự (DAC), bộ lọc thông thấp khả trình, bộ trộn tần.

+ **Khối xử lý tín hiệu:** có các chức năng chính như sau:

- Lọc và giảm mẫu tín hiệu.
- Triệt DC offset, hiệu chỉnh độ lệch pha.
- Điều khiển AGC.
- Điều khiển băng thông để phù hợp với yêu cầu hệ thống.
- Quản lý dữ liệu số và giao tiếp với các thành phần khác trong hệ thống.

+ **Bộ tổng hợp tín hiệu ngoại sai (LO Synth):** có nhiệm vụ tạo ra tín hiệu ngoại sai (có thể lấy từ bên ngoài) để đưa vào bộ trộn.

+ **Chuẩn giao tiếp tốc độ cao JESD204B:** được sử dụng để truyền và nhận dữ liệu giữa IC và thiết bị bên ngoài.

+ **Khối tạo tín hiệu clock:** có nhiệm vụ tạo tín hiệu clock hoặc nhận tín hiệu clock từ bên ngoài để đồng bộ dữ liệu.

+ **Các thành phần khác:** dùng để điều khiển và đồng bộ tín hiệu từ bên ngoài hay giữa các IC với nhau.

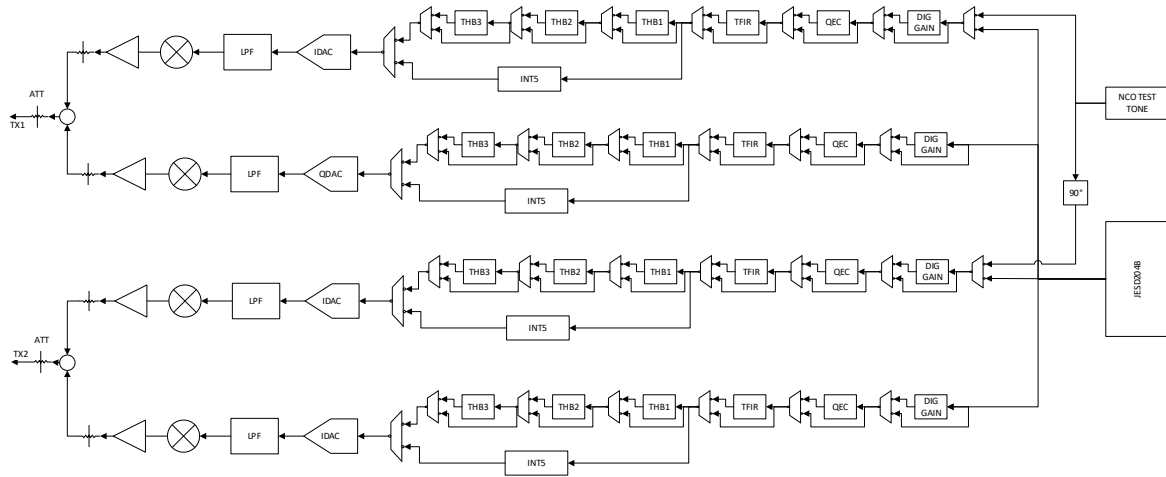
3. Quá trình thu, phát tín hiệu trên IC ADRV9009

IC ADRV9009 cho phép số hóa và xử lý tín hiệu với băng thông rất lớn cho cả tuyến phát và tuyến thu, sau đây chúng ta sẽ đi vào từng phần cụ thể như sau:

- Quá trình tạo tín hiệu phát trên IC ADRV9009:

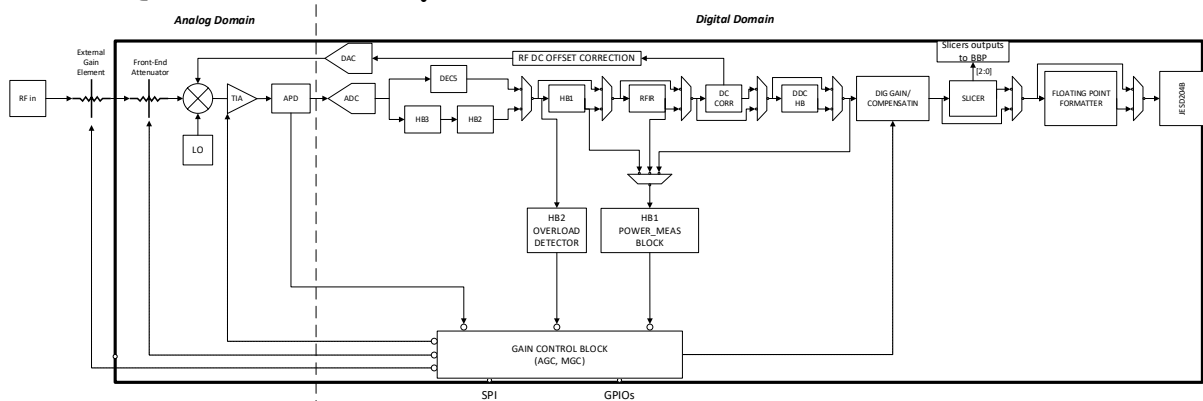
Hình 2. 5 là sơ đồ tạo tín hiệu phát trên IC ADRV9009. Trên IC ADRV9009 có hai chế độ phát RF, tương ứng dữ liệu baseband được lấy từ FPGA qua đường

JESD204b hoặc từ NCO nội. Tín hiệu baseband sau đó được đi qua khối hiệu chỉnh gain số (DIG_GAIN: digital gain control), khối này có nhiệm vụ điều chỉnh biên độ để phù hợp dải động của các tầng. Sau đó tín hiệu được hiệu chỉnh sai lệch giữa kênh I và kênh Q thông qua khối hiệu chỉnh sai số cầu phương (QEC). Sau đó tín hiệu được nhân tần lên tần số cao tần và đi qua bộ chuyển đổi số sang tương tự (DAC). Tín hiệu sau đó tiếp tục được lọc và trộn tần lên tần số RF mong muốn sau đó được đưa ra cổng TX1 và TX2.



Hình 2. 5. Sơ đồ tạo tín hiệu phát trên IC ADRV9009.

- Quá trình thu tín hiệu trên IC ADRV9009



Hình 2. 6. Sơ đồ tuyến thu trên IC ADRV9009.

Hình 2. 6 mô tả quá trình thu tín hiệu trên IC ADRV9009. Tín hiệu RF sau khi đi qua bộ suy hao sẽ được đưa vào bộ trộn và bộ chuyển đổi dòng – áp (TIA) để làm tăng hiệu quả của bộ chuyển đổi tương tự - số (ADC). Sau khi đi qua khối TIA tín hiệu được đưa vào khối dò đỉnh tín hiệu tương tự (APD) để kiểm tra xem tín hiệu có bị bão hòa hay không, nếu tín hiệu bị bão hòa khối gain control sẽ thực hiện hiệu chỉnh lại bộ suy hao nhằm đảm bảo tín hiệu đầu ra không bị bão hòa. Sau đó tín hiệu sẽ đi qua bộ

chuyển đổi tín hiệu tương tự - số rồi đi qua bộ lọc và giảm mẫu. Ngoài ra để tránh hiện tượng DC Offset trong hệ thống có tích hợp khối hiệu chuẩn tín hiệu DC để loại bỏ tín hiệu DC Offset. Sau đó tín hiệu được đóng gói và truyền qua đường JESD204b đến các tầng xử lý tiếp theo.

Trong chương 2 chúng ta đã được tìm hiểu về công nghệ Zero-IF và những thách thức đặt ra để thực hiện công nghệ Zero-IF. Ngoài ra chúng ta cũng đi vào tìm hiểu IC ADRV9009 với cấu trúc tổng quan và quá trình thu, phát tín hiệu trên nó. Dựa vào nền tảng trong Chương 2 chúng ta sẽ đi vào các bước thiết kế hệ thống trong Chương 3.

CHƯƠNG 3: MÔ PHỎNG, THIẾT KẾ BỘ TỔNG HỢP VÀ LÁI BÚP SÓNG SỐ

3.1 Xây dựng bộ chỉ tiêu kỹ thuật

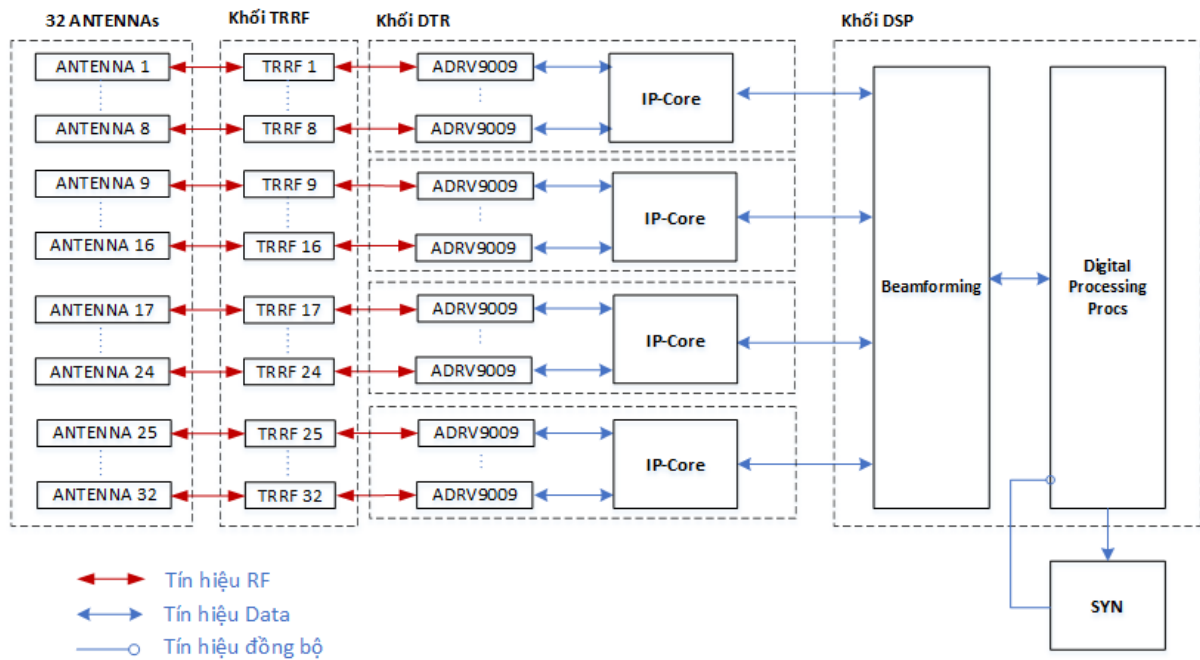
Tùy vào từng lĩnh vực, chức năng và nhiệm vụ mà ta xây dựng bộ chỉ tiêu cho bộ tổng hợp và lái búp sóng số phù hợp với yêu cầu thực tế. Bộ chỉ tiêu trong đề án được xây dựng cho hệ thống AESA 1 chiều quét điện trong mặt phẳng góc tà, cụ thể các tham số của bộ chỉ tiêu được liệt kê trong Bảng 3.1 như sau:

Bảng 3. 1. Bảng chỉ tiêu kỹ thuật của bộ tổng hợp và lái búp sóng số.

STT	Nội dung	Giá trị	Sở cứ đánh giá
1	Dải tần làm việc	2.8 ÷ 3.0 GHz	
2	Số chần tử anten	32	
3	Độ chính xác khi lái búp sóng	$\leq 10\%$ độ rộng búp sóng	Mô phỏng Matlab
4	Phạm vi lái theo góc phương vị	$\pm 20^0$	Mô phỏng Matlab
5	Độ phân giải lái búp sóng	$\Delta\phi = \arcsin\left(\frac{\lambda}{2^n \times d}\right)$	Tính toán dựa vào công thức (1.29)
6	Thời gian lái búp sóng	2 μ s	Theo tính toán
7	Tính năng thu đa búp sóng	Có	Theo tính toán và phụ thuộc vào tài nguyên của hệ thống
8	Tính năng áp dụng các trọng số window	Có	Theo tính toán

3.2 Xây dựng mô hình hệ thống

Từ chỉ tiêu ta xây dựng được mô hình hệ thống tổng hợp và lái búp sóng số như trong Bảng 3.1:



Hình 3. 1. Cấu trúc hệ thống tổng hợp và lái búp sóng số.

Chức năng chính của các khối trong mô hình hệ thống tổng hợp và lái búp sóng số trên Hình 3.1 như sau:

- **Khối đồng bộ tín hiệu (SYN) có chức năng:**
 - + Nhận tín hiệu điều khiển từ khối DSP.
 - + Tạo tín hiệu đồng bộ cho các khối **DTR** và DSP.
- **Khối Xử lý tín hiệu (DSP) có chức năng:**
 - + Giám sát và điều khiển thông số các mô đun, khối.
 - + Tạo tín hiệu đồng bộ các mô đun, khối.
 - + Cấu hình búp sóng đưa tới **DTR** để tạo búp sóng phát theo hướng mong muốn.
 - + Xử lý tín hiệu thu sau khi số hóa từ **DTR** để tổng hợp và lái búp sóng theo hướng mong muốn.
 - + Thực hiện hiệu chỉnh pha biên độ toàn hệ thống.
- **Khối Thu phát số (DTR) có chức năng:**
 - + Tạo 8 kênh thu/phát cao tần đến các khối **TRRF** dải tần từ $2.8 \div 3.0$ GHz sử dụng công nghệ Zero-IF với IC ADRV9009.
 - + Truyền nhận dữ liệu tốc độ cao tới khối **DSP**.
 - + Nhận tín hiệu đồng bộ cho nhiều bo mạch từ khối **SYN**.
 - + Giám sát, điều khiển 8 khối **TRRF**.

- **Khối Thu phát cao tần (TRRF) có chức năng:**

- + Khuếch đại tín hiệu cao tần sau DTR lên công suất yêu cầu và phát vào các dàn ăng-ten tương ứng.
- + Thu và khuếch đại tín hiệu thu được từ ăng-ten đưa về 32 đường thu trên 4 khối DTR.

3.3 Tính toán và mô phỏng các tham số

Các tham số được tính toán dựa cấu trúc hệ thống tổng hợp và lái búp sóng số như trên Hình 3.1.

- **Tính toán khoảng cách giữa các chấn tử anten:**

- + Theo công thức (1.17) ta có điều kiện tồn tại duy nhất một cực trị như sau:

$$\frac{d}{\lambda} < \frac{1}{1 + |\sin \theta_m|} \rightarrow d < \frac{\lambda}{1 + |\sin \theta_m|}$$

- + Theo chỉ tiêu kỹ thuật về góc lái phương vị là $\pm 30^\circ$ và dải tần làm việc là $2.8 \div 3.0\text{GHz}$ như trong Bảng 3.1 khi đó yêu cầu đối với khoảng cách các chấn tử là:

$$d < \frac{\lambda}{1 + |\sin \theta_m|} = \frac{0.1071 \div 0.1}{1 + \sin(30)} = 0.0667 \div 0.0714\text{m} \quad (3.1)$$

Từ kết quả tính toán (3.1) để đảm bảo tồn tại duy nhất một cực trị trong dải tần làm việc $2.8 \div 3.0\text{GHz}$ và góc lái phương vị là $\pm 30^\circ$ yêu cầu khoảng cách giữa 02 chấn tử tối đa không vượt quá $0.0667\text{m} = 66.7\text{mm}$.

Mô phỏng hệ thống anten với tần số làm việc là 3.0 GHz , búp sóng được lái một góc là 30° và khoảng cách giữa 02 chấn tử anten là 65mm , sử dụng code Matlab và cho kết quả như Hình 3. 2:

```
clc;
close all;
clear;
%% parameter
D = 65e-3;           %DISTANCE BETWEEN 2 SUCCESSIVE ELEMENT (m)
N_ELEMENT = 32;      %NUMBER OF ANTENNA ROW
FREQ = 3000e6;        %WORKING FREQUENCY (Hz)
DIRECTION_CONTROL = 30; %STERRING ANGLE (degree)

%% TEST
LAMDA = 3e8/FREQ;
TEST_RANGE = 120;
```

```

TEST_STEP = 0.01;

theta_in = -TEST_RANGE:TEST_STEP:TEST_RANGE;
phi_dir = D*sin(DIRECTION_CONTROL/180*pi)*360/LAMDA;    % PHASE SHIFT
BETWEEN 2 SUCCESSIVE ELEMENT IN BEAMFORMING PROCESS. In degree

result = zeros(length(-TEST_RANGE:TEST_STEP:TEST_RANGE),3);
result_index =1;

for theta = -TEST_RANGE:TEST_STEP:TEST_RANGE
    phi0 = D*sin(theta/180*pi)*360/LAMDA;    % PHASE DIFFERENCE BETWEEN 2
    SUCCESSIVE ELEMENT. In degree

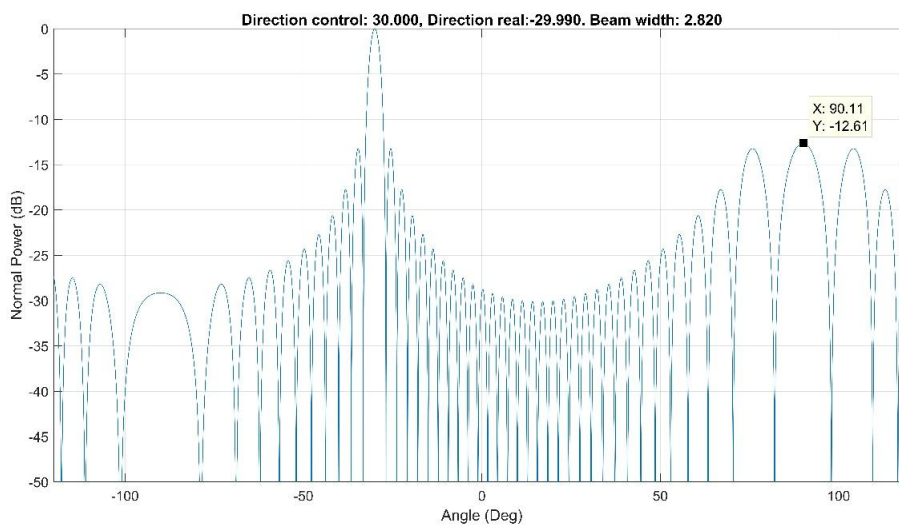
    sum_channel =0;diff_channel=0;
    for row_index = 1:N_ELEMENT
        phi = (phi0+phi_dir) * (row_index-1);
        sum_channel = sum_channel + exp(1i*phi/180*pi);
        if(row_index <= N_ELEMENT/2)
            diff_channel = diff_channel + exp(1i*phi/180*pi);
        else
            diff_channel = diff_channel - exp(1i*phi/180*pi);
        end
    end

    result(result_index,:) = [theta sum_channel diff_channel];
    result_index = result_index +1;
end

pow_sum = result(:,2);
result(:,2:3) = result(:,2:3)/max(max(abs(result(:,2:3))));
[dir,beam_width] = get_beam_info(result(:,1),result(:,2), TEST_STEP);

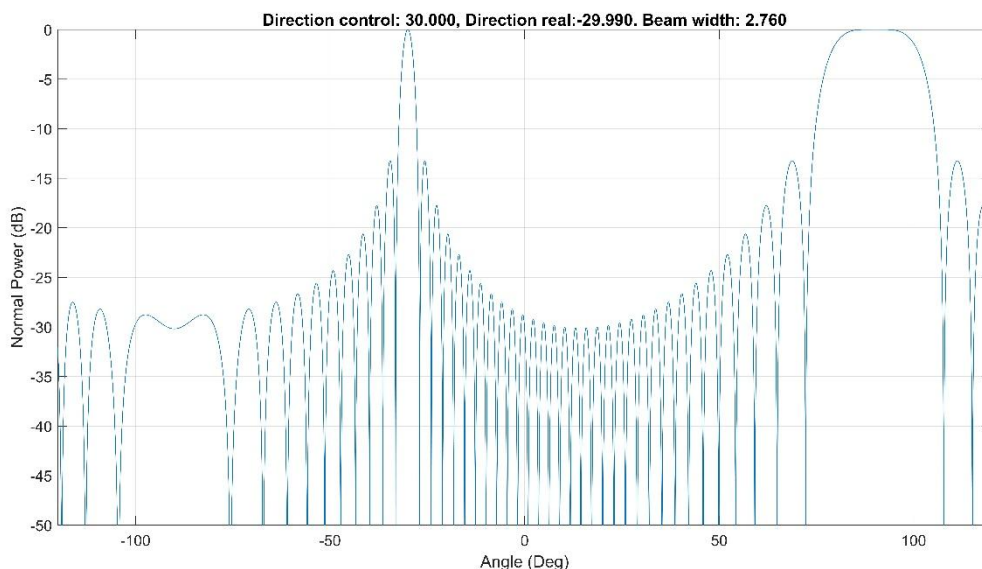
figure();
plot(result(:,1),20*log10(abs(result(:,2))));
axis([ -TEST_RANGE TEST_RANGE -50 0]);
title(['Direction control: ' num2str(DIRECTION_CONTROL , '%.3f', 'Direction
real: ') num2str(dir , '%.3f') ' . Beam width: ' num2str(beam_width, '%.3f')
]);
grid on;

```



Hình 3. 2. Kết quả mô phỏng anten khi lái búp sóng một góc 30 độ và tần số làm việc là 3.0GHz khi khoảng cách giữa 2 chấn tử là 65mm.

Mô phỏng hệ thống Anten với tần số làm việc là 3.0 GHz, búp sóng được lái một góc là 30 độ và khoảng cách giữa 02 chấn tử Anten là 66.7mm. Kết quả mô phỏng được thể hiện như trong Hình 3.3.



Hình 3. 3. Kết quả mô phỏng Anten khi lái búp sóng một góc 30 độ và tần số làm việc là 3.0GHz khi khoảng cách giữa 2 chấn tử là 66.7mm.

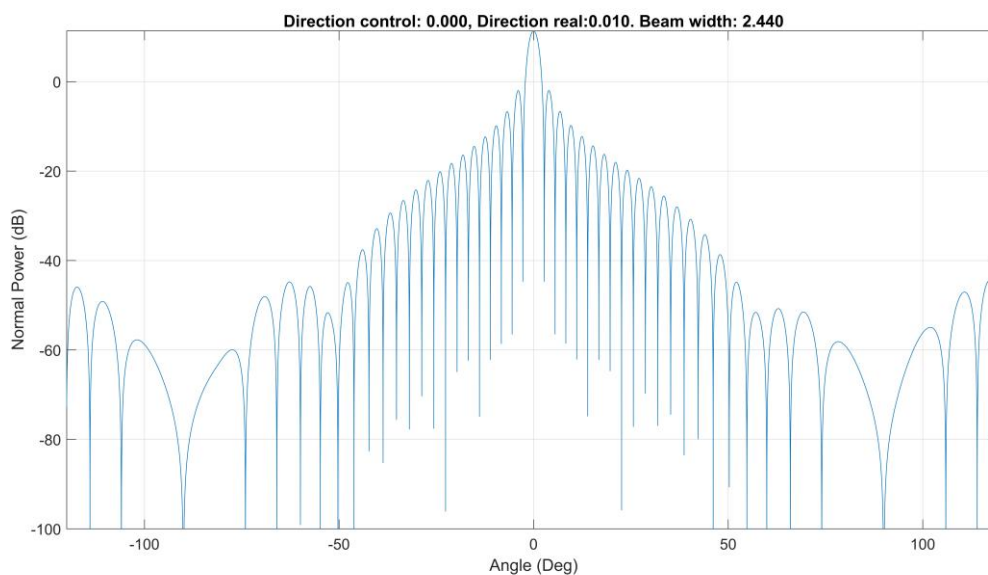
Từ kết quả mô phỏng cho thấy, khi khoảng cách giữa 02 chấn tử Anten tăng lên 66.7mm hiện tượng “Grating Lobe” xuất hiện rất mạnh và khi đó không phải chỉ có một mà là hai cực trị.

Dựa vào kết quả mô phỏng trong Hình 3.2, Hình 3.3 và (3.1) ta có thể thấy kết quả mô phỏng phù hợp với lý thuyết về điều kiện tồn tại duy nhất một cực trị, từ đó ta lựa chọn khoảng cách giữa 02 chấn tử Anten là 65mm để đảm bảo không xuất hiện đa trị, đảm bảo độ rộng búp sóng và gain Anten.

- **Tính toán yêu cầu sai số pha và biên độ các thành phần để sai số lái búp sóng $\leq 10\%$ độ rộng búp sóng:**

Do hiện tượng mở rộng búp sóng khi lái và độ rộng búp sóng tỷ lệ nghịch với tần số, do đó để đảm bảo sai số lái búp sóng $\leq 10\%$ trong toàn bộ dải tần và toàn bộ phạm vi lái búp sóng cần đảm bảo sai số lái búp sóng cho búp sóng nhỏ nhất. Do độ rộng búp sóng tỷ lệ nghịch với bước sóng và góc lái, do đó độ rộng búp sóng nhỏ nhất là tại tần số 3.0GHz và góc lái bằng 0. Kết quả mô phỏng độ rộng búp sóng ở tần số

3GHz, góc lái bằng 0 của 32 phần tử anten với mỗi phần tử là 01 anten Yagi được mô phỏng như trong Hình 3.4. Như vậy, yêu cầu sai số lái búp sóng ≤ 0.244 độ.



Hình 3. 4. Kết quả mô phỏng độ rộng búp sóng tại tần số 3GHz của 32 chấu tử Yagi.

Bảng 3.2 trình bày các thành phần ảnh hưởng đến sai số lái búp sóng anten trong hệ thống tổng hợp và lái búp sóng số như trình bày trên sơ đồ Hình 3.1.

Bảng 3. 2. Các thành phần ảnh hưởng đến sai số lái búp sóng

STT	Tên thành phần
1	Sai số pha, biên độ khối DTR
2	Sai số pha, biên độ khối TRRF
3	Sai số pha, biên độ dây cáp nối từ khối DTR đến khối TRRF
4	Sai số pha, biên độ dây cáp nối từ khối DTR đến anten

Kết quả mô phỏng sai số lái búp sóng với các thành phần ảnh hưởng đến sai số lái búp sóng được thiết lập giá trị như trong Bảng 3. 2.

Bảng 3. 3. Bảng tổng hợp kết quả mô phỏng sai số lái búp sóng

STT	Tên thành phần	Đơn vị	Giá trị yêu cầu
Tham số đầu vào			
1	Sai số pha khối DTR	Độ	≤ 5
2	Sai số biên độ khối DTR	dBm	≤ 0.5
3	Sai số pha khối TRRF	Độ	≤ 5
4	Sai số biên độ khối TRRF	dBm	≤ 0.5
5	Sai số pha dây cáp nối từ khối DTR đến khối TRRF	Độ	≤ 5
6	Sai số biên độ dây cáp nối từ khối DTR đến khối TRRF	dBm	≤ 0.5
7	Sai số pha dây cáp nối từ khối DTR đến anten	Độ	≤ 5
8	Sai số biên độ dây cáp nối từ khối DTR đến anten	dBm	≤ 0.5
Tham số đầu ra			
9	RMSE của sai số lái búp sóng ở góc lái 0 độ (thống kê trong 1000 lần)	-	0.047
10	Sai số lái búp sóng lớn nhất ở góc lái 0 độ (thống kê trong 1000 lần)	Độ	0.16
11	RMSE của sai số lái búp sóng ở góc lái 10 độ (thống kê trong 1000 lần)	-	0.058
12	Sai số lái búp sóng lớn nhất ở góc lái 10 độ (thống kê trong 1000 lần)	Độ	0.16

13	RMSE của sai số lái búp sóng ở góc lái 20 độ (thống kê trong 1000 lần)	-	0.094
14	Sai số lái búp sóng lớn nhất ở góc lái 20 độ (thống kê trong 1000 lần)	Độ	0.22

Code Matlab mô phỏng chương trình như sau:

```
close all;
clear;
clc;
%%
c = 3e8;
d = 65e-3;
f = 3.0e9;

lamda = c/f;
%%
NUM_ELEMENTS = 32;
DIR = 0;

PHASE_ERR_DTR = 5;
PHASE_ERR_TRM = 5;
PHASE_ERR_CABLE_DTR_TRM = 5;
PHASE_ERR_CABLE_TRM_ANT = 5;

POWER_ERR_DTR = 0.5;
POWER_ERR_TRM = 0.5;
POWER_ERR_CABLE_DTR_TRM = 0.5;
POWER_ERR_CABLE_TRM_ANT = 0.5;
%%
NUM_CHECK = 1000;
ANGEL_TEST_MAX = 100;
ANGLE_RES = 0.01;

theta = -ANGEL_TEST_MAX:ANGLE_RES:ANGEL_TEST_MAX;
%%
data_yagi_anten = readtable('Yagi_Sband_2.7GHz_Res_0.01.csv');
data_yagi_anten_azi = data_yagi_anten.Var1;
data_yagi_anten_gain = data_yagi_anten.Var2;
% find index angle yagi Anten
index_get = find(abs(abs(data_yagi_anten_azi) - ANGEL_TEST_MAX) ==
min(abs(abs(data_yagi_anten_azi) - ANGEL_TEST_MAX)));
index_start = index_get(1);
index_stop = index_get(2);

%%
ster_err = zeros(1,NUM_CHECK);
ster_err_max = 0;
phase = (0:NUM_ELEMENTS-1) '*2*pi*d*(sind(theta)-sind(DIR))/lamda;

for num = 1:NUM_CHECK
    phase_err_dtr = random('normal', 0, PHASE_ERR_DTR, 1, NUM_ELEMENTS);
    phase_err_trm = random('normal', 0, PHASE_ERR_TRM, 1, NUM_ELEMENTS);
    phase_err_cable_dtr_trm = random('normal', 0, PHASE_ERR_CABLE_DTR_TRM,
1, NUM_ELEMENTS);
```

```

    phase_err_cable_trm_ant = random('normal', 0, PHASE_ERR_CABLE_TRM_ANT,
1, NUM_ELEMENTS);
    phase_err_total = phase_err_dtr + phase_err_trm +
phase_err_cable_dtr_trm + phase_err_cable_trm_ant;

    power_err_dtr = random('normal', 0, POWER_ERR_DTR, 1, NUM_ELEMENTS);
    power_err_trm = random('normal', 0, POWER_ERR_TRM, 1, NUM_ELEMENTS);
    power_err_cable_dtr_trm = random('normal', 0, POWER_ERR_CABLE_DTR_TRM,
1, NUM_ELEMENTS);
    power_err_cable_trm_ant = random('normal', 0, POWER_ERR_CABLE_TRM_ANT,
1, NUM_ELEMENTS);
    power_err_total = power_err_dtr + power_err_trm +
power_err_cable_dtr_trm + power_err_cable_trm_ant;
    amp_err_total = 10.^(power_err_total/20);

    AF_err = amp_err_total.*exp(-1i*phase_err_total*pi/180);
    AF = exp(1i*phase);
    AF_total = AF'*AF_err';

    power = 20*log10(abs(AF_total));
    pow_sum_total = power + data_yagi_antenn_gain(index_start:index_stop);

    index_max = find(max(pow_sum_total) == pow_sum_total);
    angle_ster = theta(index_max);

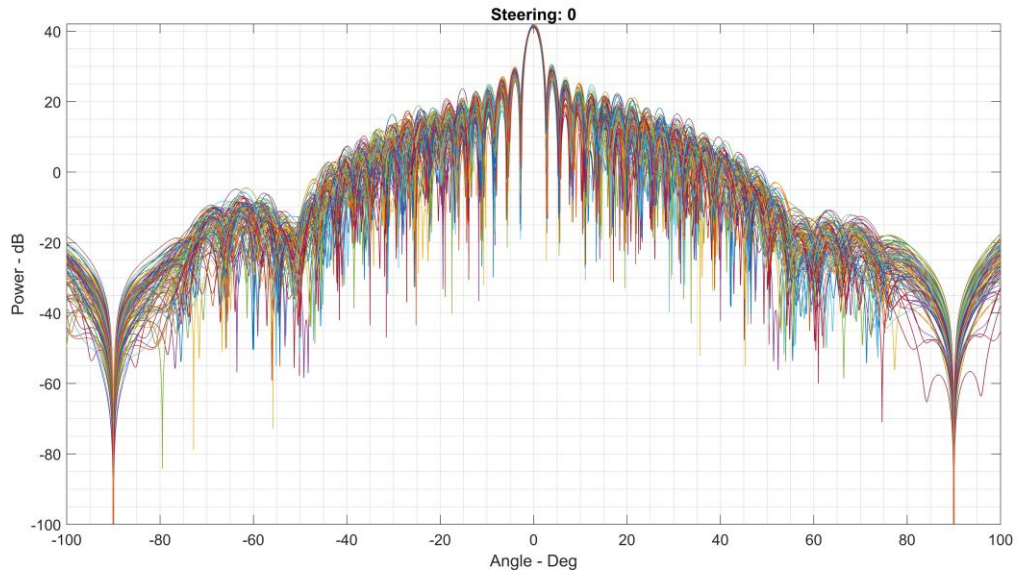
    ster_err(num) = (angle_ster-DIR);
    if(abs(ster_err_max) < abs((angle_ster-DIR)))
        ster_err_max = angle_ster-DIR;
    end

    figure(1);
    plot(theta, pow_sum_total); grid minor; hold on;
    axis([-inf inf -100 inf]);
    title(['Steering: ' num2str(DIR)]);
    xlabel('Angle - Deg');
    ylabel('Power - dB');
    pause(0.01);
end

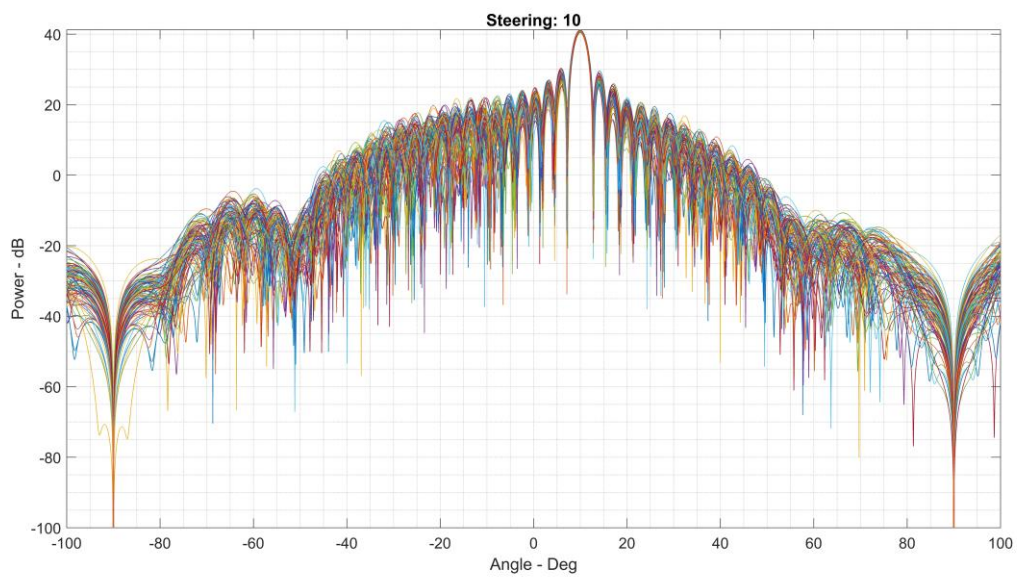
figure();
plot(theta,pow_sum_total);
grid minor;
title(['Director: ' num2str(angle_ster)]);
axis([-inf inf -50 inf]);

ster_err_std = std(ster_err);
ster_err_rmse = rms(ster_err);

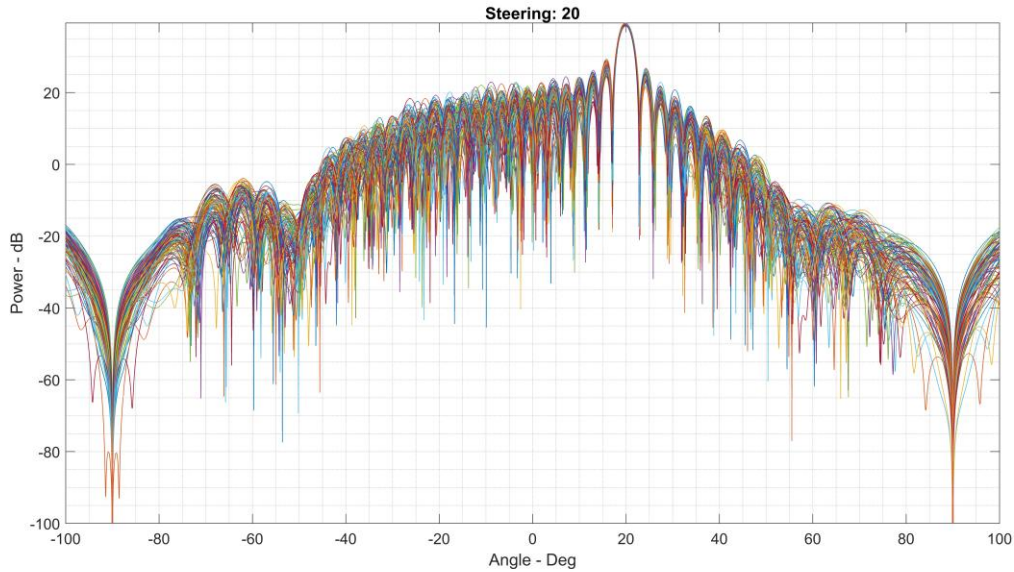
```



Hình 3. 5. Kết quả mô phỏng lái búp sóng ở góc lái 0 độ với các tham số được thiết lập như trong Bảng 3.3.



Hình 3. 6. Kết quả mô phỏng lái búp sóng ở góc lái 10 độ với các tham số được thiết lập như trong Bảng 3.3.



Hình 3. 7. Kết quả mô phỏng láir búp sóng ở góc láir 20 độ với các tham số được thiết lập như trong Bảng 3.3.

Dựa vào các kết quả mô phỏng được tổng hợp trong Bảng 3.3 và Hình 3.5, Hình 3.6, Hình 3.7 ta có thể thấy với sai số các thành phần đạt như trong Bảng 3.3 sẽ đảm bảo sai số theo chỉ tiêu kỹ thuật yêu cầu như trong Bảng 3.1.

- Tính toán sai số thời gian cho tín hiệu clock dùng để đồng bộ các khối DTR:

Ta có:

$$\Delta\varphi = 2 * \pi * f * \Delta t \quad (3.2)$$

Trong đó:

- + $\Delta\varphi$: là độ lệch pha.
- + f : là tần số làm việc.
- + Δt : là độ lệch thời gian.

Để sai số pha ở các đầu ra của các khối DTR là 5 độ ở tần số 3 GHz, khi đó:

$$\Delta t \leq \frac{\Delta\varphi}{2 * \pi * f} = \frac{5 * \pi / 180}{2 * \pi * 3 * 10^9} = 4.6 ps \quad (3.3)$$

Vậy sai số thời gian của các tín hiệu clock dùng để đồng bộ cho các khối DTR phải nhỏ hơn 4.6 ps.

3.4 Thiết kế bộ tổng hợp và láir búp sóng số

Hình 3.1 là sơ đồ đầy đủ cả hệ thống anten và hệ thống thu/phát tín hiệu cao tần công suất cao, nhưng trong khuôn khổ đề án do giới hạn về thời gian và phạm vi nên chỉ thực hiện nghiên cứu 03 thành phần chính liên quan mật thiết đến bộ tổng hợp và

lái búp sóng số đó là khối DTR, khối SYN và khối DSP. Sau đây chúng ta sẽ đi chi tiết về phần thiết kế khối DTR, SYN và DSP.

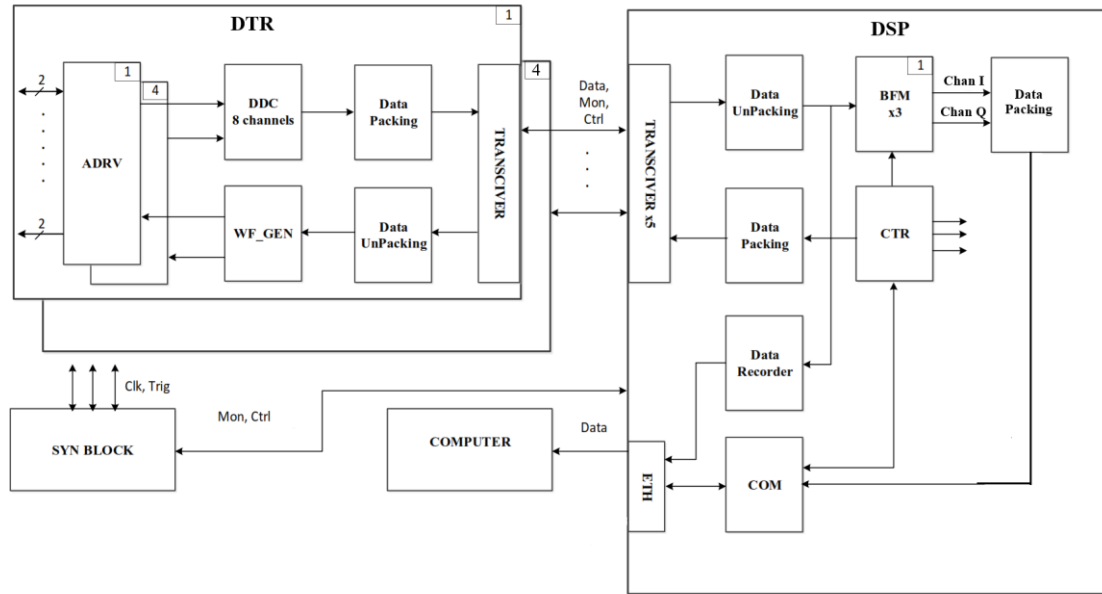
3.4.1 Chỉ tiêu kỹ thuật của khối DTR

Xuất phát từ yêu cầu về độ chính xác lái búp sóng, công suất đầu vào khối TRRF, môi trường làm việc và số phần tử anten ta đưa ra chỉ tiêu đối với khối DTR như trong Bảng 3.4.

Bảng 3. 4. Chỉ tiêu kỹ thuật của khối DTR

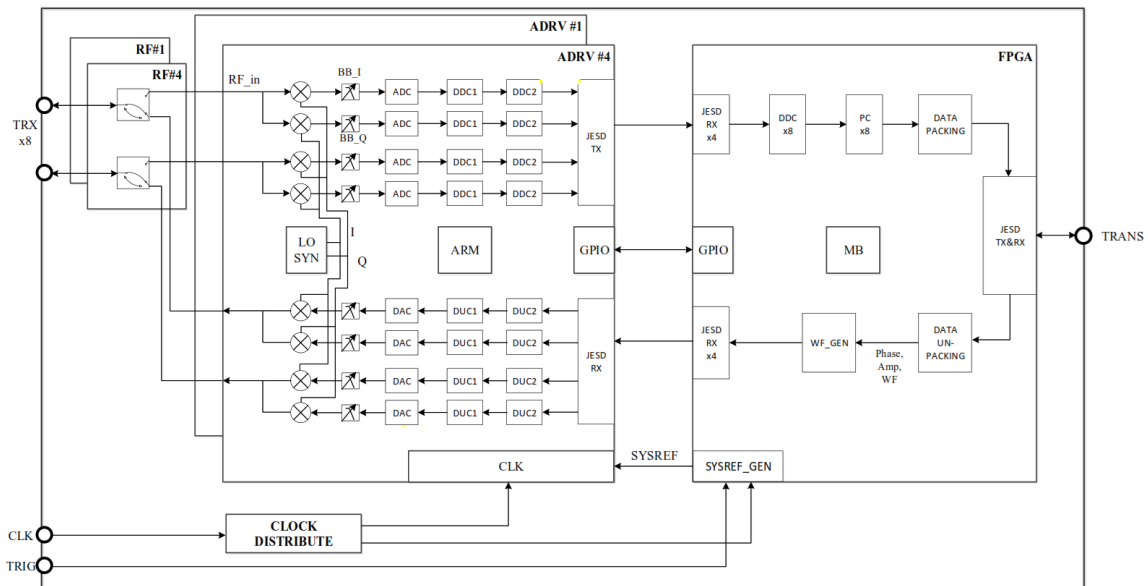
STT	Tên tham số	Đơn vị	Chỉ tiêu	Ghi chú
1	Nguồn đầu vào	V	24	
2	Số kênh phát	-	8	
3	Số kênh thu	-	8	
4	Sai số pha giữa các kênh thu	Độ	5	
5	Sai số biên độ giữa các kênh thu	dBm	0.5	
6	Sai số pha giữa các kênh phát	Độ	5	
7	Sai số biên độ giữa các kênh phát	dBm	0.5	
8	Công suất phát	dBm	0 ± 0.5	
9	Nhiệt độ làm việc	$^{\circ}\text{C}$	$-20 \div 60$	
10	Độ ẩm	%	≤ 96	

3.4.2 Thiết kế sơ đồ tổng thể bộ tổng hợp và lái búp sóng số



Hình 3. 8. Sơ đồ khối bộ tổng hợp và lái búp sóng số.

Hình 3.8 chỉ ra sơ đồ tổng quát của khối tổng hợp và lái búp sóng số với các thành phần cơ bản là khối 01 khối DSP, 04 khối DTR và 01 khối SYNC.



Hình 3. 9. Sơ đồ khối khối thu phát số (DTR).

Hình 3.9 đưa ra sơ đồ chi tiết của khối DTR, sau đây chúng ta sẽ đi vào nguyên lý hoạt động của bộ tổng hợp và lái búp sóng số.

3.4.3 Nguyên lý hoạt động

Bộ tổng hợp và lái búp sóng số bao gồm 4 khối DTR, 01 khối SYN và 01 khối DSP như trong Hình 3.8, trong đó:

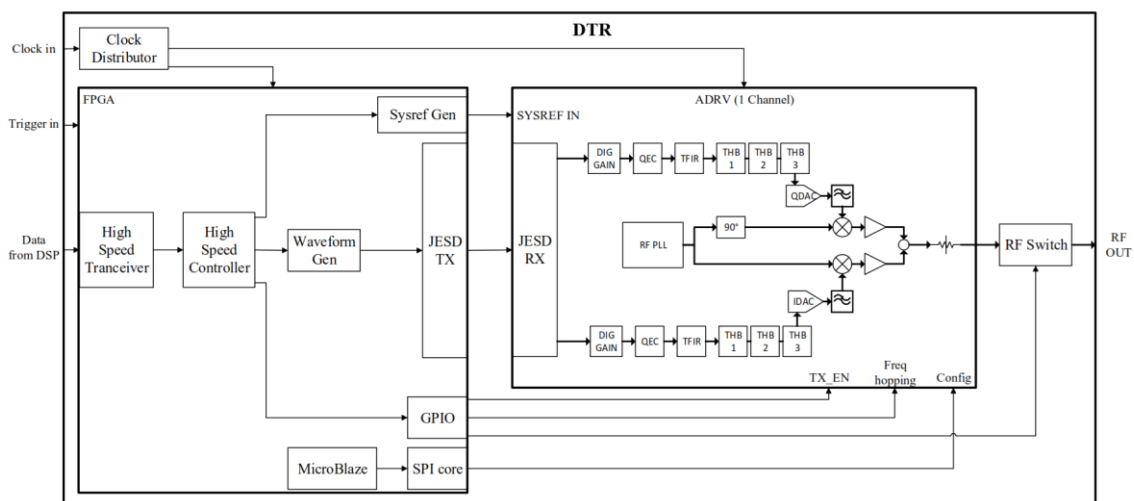
- Bốn khối DTR ứng với 32 kênh thu phát. Mỗi bo mạch DTR được tích hợp 4 IC ADRV9009, mỗi IC có 2 kênh thu, 2 kênh phát và kết hợp FPGA tốc độ cao để xử lý tín hiệu đồng thời 8 kênh thu/8 kênh phát truyền thông giao tiếp tốc độ cao về khối xử lý tín hiệu DSP. Chế độ thu/phát được chuyển mạch luân phiên bằng chuyển mạch cao tần.

- Quy trình hoạt động của DTR chia làm hai giai đoạn:

- + Giai đoạn 1: khởi tạo hệ thống. Trong giai đoạn này, FPGA trên DTR sau khi được cấu hình sẽ điều khiển thiết lập thông số, update firmware cho các ngoại vi như HMC7044, ADRV9009,...

- + Giai đoạn 2: chế độ hoạt động. Trong giai đoạn này, DTR hoạt động theo chu kì dựa trên điều khiển từ DSP. Đầu mỗi chu kì, DTR hoàn thành việc truyền nhận dữ liệu giám sát điều khiển với DSP và thiết lập lại các thông số theo yêu cầu trước khi phát tín hiệu mã và xử lý tín hiệu thu. Các thông số giám sát thông thường sẽ được cập nhật liên tục trên DTR và được chốt ở cuối mỗi chu kỳ trước khi được gửi đi ở đầu chu kỳ sau.

3.4.4 Thiết kế bộ tạo tín hiệu phát



Hình 3. 10. Sơ đồ thiết kế của bộ tạo tín hiệu phát trên khối DTR.

Hình 3.10 mô tả sơ đồ thiết kế khối DTR với nguyên lý hoạt động như sau:

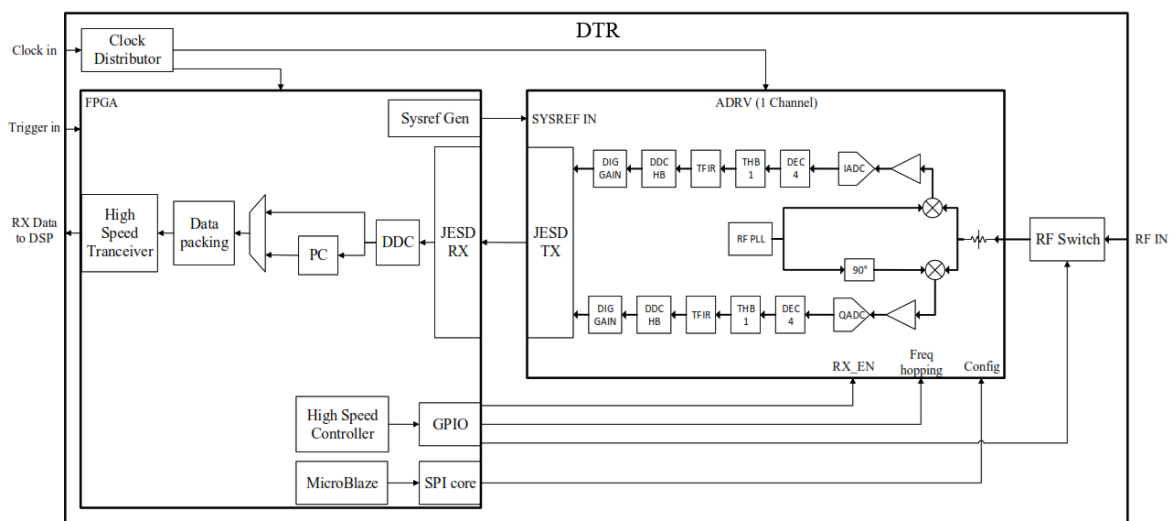
- Mạch FPGA trên DTR nhận các thông số điều khiển liên quan đến tín hiệu phát từ DSP qua đường transceiver ở đầu chu kỳ. Các thông số bao gồm: **dạng tín hiệu, chiều dài tín hiệu phát, tần số RF, công suất RF, phase RF,...**

- Sau đó, FPGA xác định waveform và gửi tín hiệu baseband đến ADRV qua giao tiếp JESD204b. Đồng thời, FPGA gửi thông tin cấu hình ADRV (**cấu hình bộ lọc, suy hao, khuếch đại, hệ số nhân tần,...**), thông tin tần số RF đến ADRV thông qua giao tiếp SPI. ADRV nhận dữ liệu baseband, đưa qua các bộ lọc và trộn tần lên RF tần số cao.

- Dựa vào thông tin waveform, FPGA cũng điều khiển mở phát RF, chuyển tần và điều khiển RF switch thông qua các GPIO.

- Sử dụng FPGA tạo tín hiệu Sysref để đồng bộ RF PLL trong các IC ADRV trên một khối DTR. RF PLL ở các khối DTR khác nhau được đồng bộ qua tín hiệu Trigger.

3.4.5 Thiết kế bộ xử lý tín hiệu thu



Hình 3. 11. Sơ đồ thiết kế hệ thống thu trên DTR.

Hình 3.11 mô tả sơ đồ nguyên lý hệ thống thu trên khối DTR với nguyên lý hoạt động như sau:

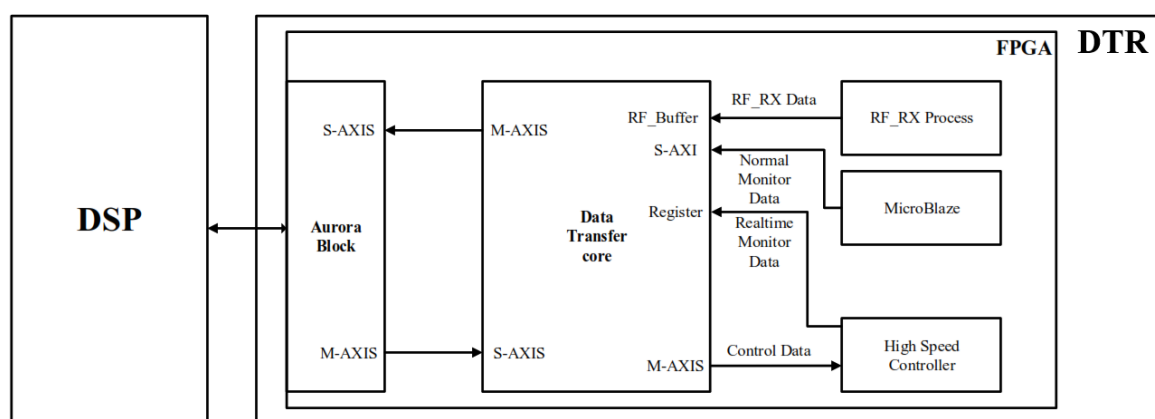
ADRV thu tín hiệu RF, qua bộ suy hao và mixer để đưa về baseband. ADRV tiếp tục đưa tín hiệu baseband qua các bộ lọc, giảm băng thông tín hiệu trước khi gửi về FPGA qua JESD204b. FPGA tiếp tục giảm băng thông tín hiệu và có thể xử lý nén xung trước khi gửi cho DSP qua đường Transceiver.

3.4.6 Xây dựng mô hình truyền dữ liệu tốc độ cao

- FPGA sử dụng giao thức Aurora 64b66b để nhận tham số điều khiển từ DSP và gửi cho DSP thông tin giám sát và dữ liệu các kênh thu, mô hình được thể hiện trong Hình 3.12.

- Các thông tin giám sát điều khiển được trao đổi hoàn toàn ở đầu chu kì trước khi phát RF.

- Dữ liệu 8 kênh thu sau khi được xử lí sẽ được gộp lại theo thông số location và gửi đi liên tục toàn chu kì.



Hình 3. 12. Mô hình truyền dữ liệu tốc độ cao.

- Tính toán tốc độ truyền dữ liệu giữa DSP và DTR:

+ Số kênh thu: 8.

+ Số kênh tín hiệu / kênh thu: 2.

+ Số bit dữ liệu/kênh thu: 24.

+ Số bit thông tin/kênh thu: 16.

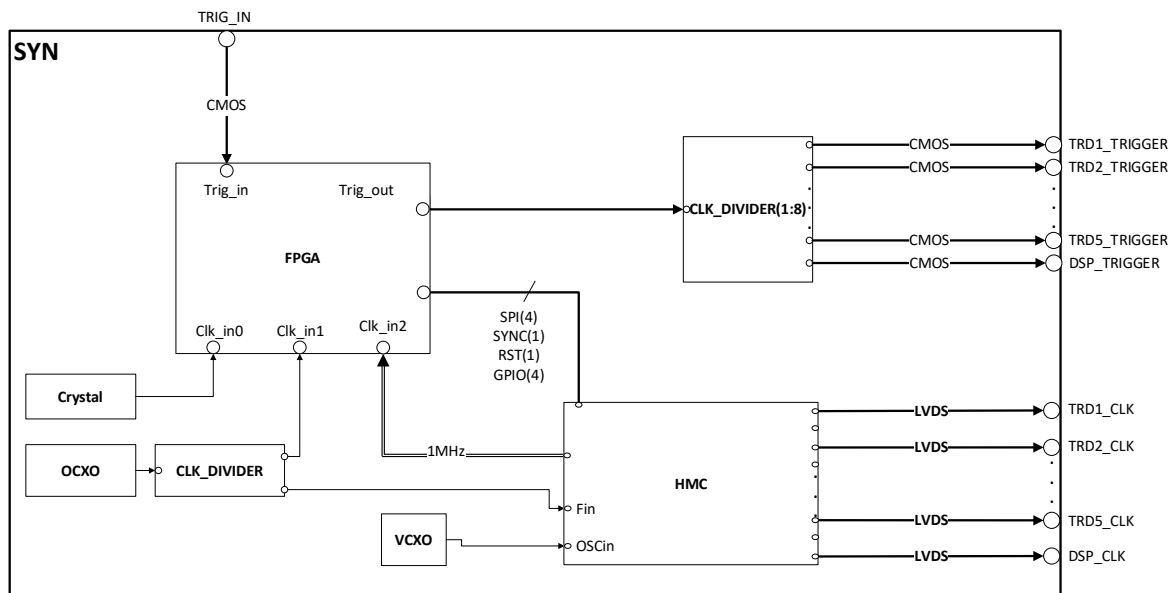
+ Tốc độ truyền dữ liệu: 4Msps.

→ Số bit dữ liệu/mẫu: $8 \times (2 \times 24 + 16) = 512$ bit.

→ Tốc độ truyền dữ liệu giữa DTR và DSP: $4 \times 512 = 2048$ Mb.

3.4.7 Thiết kế khối SYN

- Sơ đồ khối của khối SYN:



Hình 3. 13. Sơ đồ khối của khối SYN.

- Mô hình tạo clock đồng bộ trong khối SYN:
 - + Clock đồng bộ tạo bởi HMC. Reference clock cho HMC là OCXO và VCXO. Đầu ra kết nối tới DTR ở chế độ CMOS. Clock cấp cho FPGA dạng LVDS.
 - + FPGA sử dụng clock đồng bộ từ HMC và TRIGGER từ DSP để tạo ra TRIGGER đồng bộ cho hệ thống, và sử dụng clock thạch anh để chạy phần mềm, cấu hình ngoại vi...

Trong chương 3 chúng ta đã đi vào tìm hiểu quá trình từ xây dựng chỉ tiêu kỹ thuật đến mô phỏng, tính toán các tham số để từ đó đưa ra chỉ tiêu cho từng khối cụ thể.

CHƯƠNG 4: ĐO KIỂM VÀ ĐÁNH GIÁ CÁC THAM SỐ

4.1 Đo kiểm tham số khối DTR

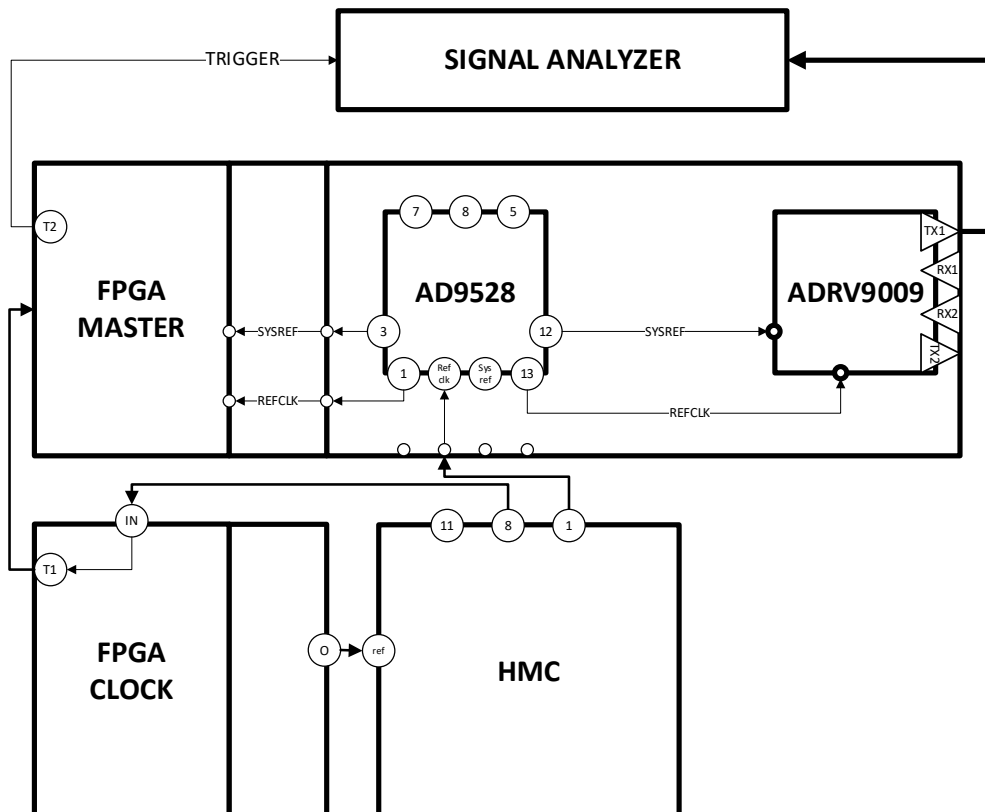
4.1.1 Danh mục công cụ, dụng cụ đo

Bảng 4. 1. Danh mục công cụ, dụng cụ đo tham số khối DTR.

STT	Thiết bị đo	Số lượng	Yêu cầu
1	DTR	01	
2	SYN	01	
3	Máy phân tích mạng	01	
4	Máy tính	01	Có phần mềm đo kiểm, lấy dữ liệu của DTR
5	Dây Ethernet	03	
6	Switch mạng 1G	01	
7	Cáp 2 đầu SMA	01	

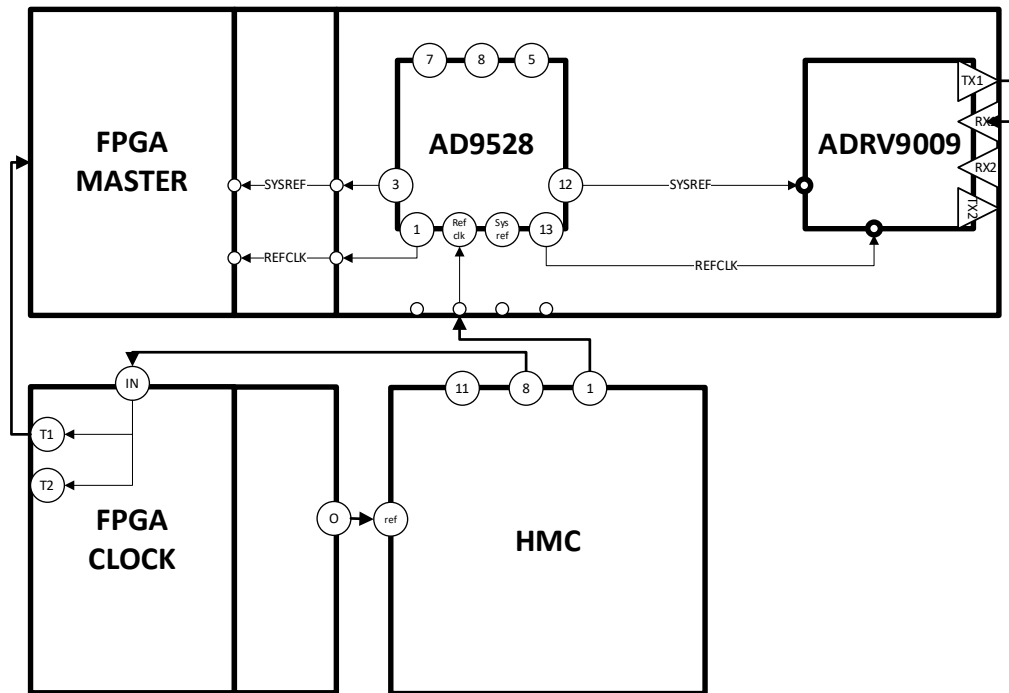
4.1.2 Sơ đồ đo

- Sơ đồ đo kiểm tuyến phát:



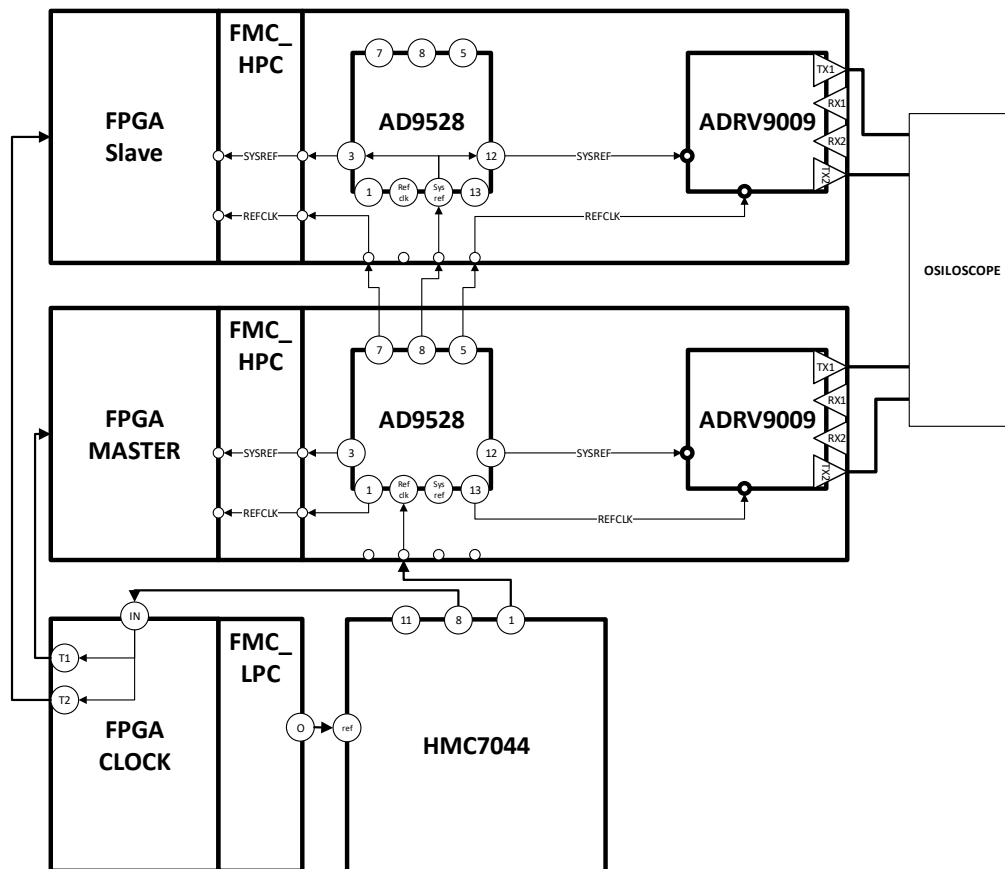
Hình 4. 1. Sơ đồ đo kiểm tuyến phát.

- Sơ đồ đo kiểm tuyến thu:



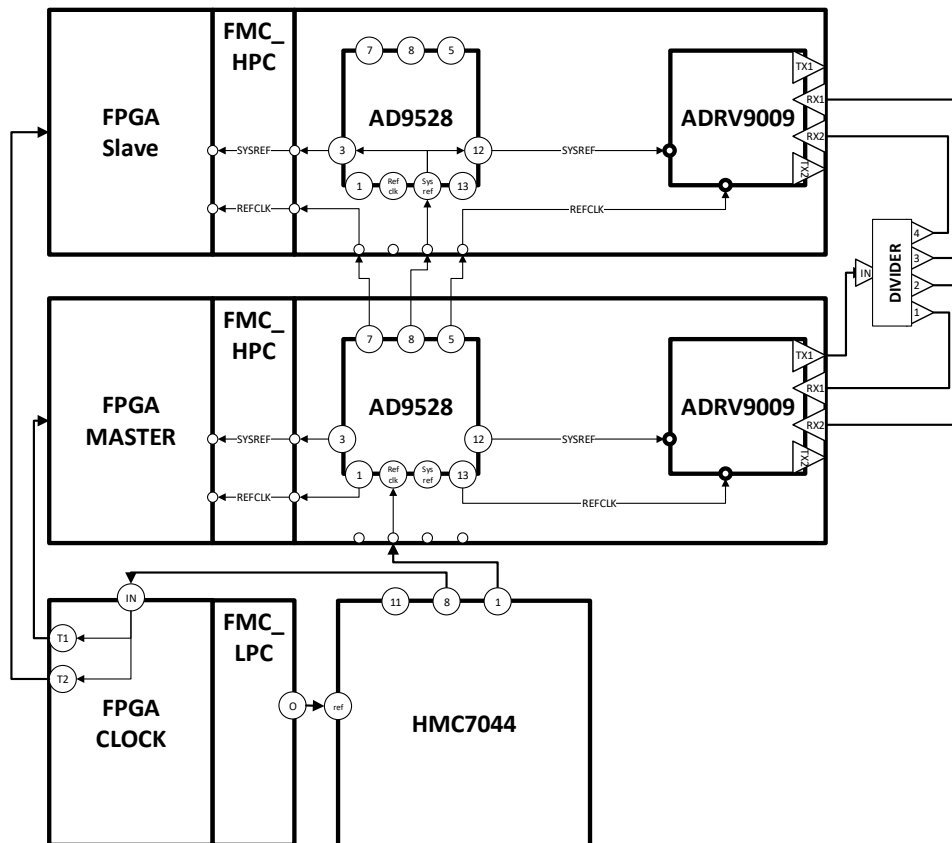
Hình 4. 2. Sơ đồ đo kiểm tuyến thu.

- Sơ đồ đo kiểm đồng bộ tuyến phát:



Hình 4. 3. Sơ đồ đo kiểm đồng bộ tuyến phát.

- Sơ đồ đo kiểm đồng bộ tuyến thu:



Hình 4. 4. Sơ đồ đo kiểm đồng bộ tuyến thu.

4.1.3 Các bước thực hiện

- Quá trình thực hiện đo kiểm tuyến phát:

+ Các bước đo sau được thực hiện tại một tần số, kết thúc tần số nào thì chuyển qua đo tần số khác sao cho đo kiểm và đánh giá được toàn bộ dải tần. Các bước thực hiện như sau:

+ **Bước 1:** Sử dụng máy tính điều khiển tần số và công suất phát muốn kiểm tra.

+ **Bước 2:** Sử dụng máy phân tích phổ kiểm tra công suất tín hiệu phát và hài của nó.

+ **Bước 3:** Ghi giá trị thu được vào bảng tổng hợp và so sánh với chỉ tiêu.

- Quá trình thực hiện đo kiểm tuyến thu:

+ Các bước đo sau được thực hiện tại một tần số, kết thúc tần số nào thì chuyển qua đo tần số khác sao cho đo kiểm và đánh giá được toàn bộ dải tần. Các bước thực hiện như sau:

+ **Bước 1:** Sử dụng máy tính điều khiển tần số muốn kiểm tra.

+ **Bước 2:** Sử dụng máy tính điều khiển cho phép phát tín hiệu, sau đó cho tín hiệu phát loopback về tuyến thu. Sử dụng máy tính có phần mềm thu và phân tích tín hiệu thu được từ DTR.

+ **Bước 3:** Ghi giá trị thu được vào bảng tổng hợp và so sánh với chỉ tiêu.

- Quá trình thực hiện đo kiểm đồng bộ tuyến phát:

+ Các bước đo sau được thực hiện tại một tần số, kết thúc tần số nào thì chuyển qua đo tần số khác sao cho đo kiểm và đánh giá được toàn bộ dải tần. Các bước thực hiện như sau:

+ **Bước 1:** Sử dụng máy tính điều khiển tần số và công suất phát muốn kiểm tra.

+ **Bước 2:** Sử dụng Oscilloscope kiểm tra pha tín hiệu giữa các kênh.

+ **Bước 3:** Ghi giá trị thu được vào bảng tổng hợp và so sánh với chỉ tiêu.

- Quá trình thực hiện đo kiểm đồng bộ tuyến thu:

+ Các bước đo sau được thực hiện tại một tần số, kết thúc tần số nào thì chuyển qua đo tần số khác sao cho đo kiểm và đánh giá được toàn bộ dải tần. Các bước thực hiện như sau:

+ **Bước 1:** Sử dụng máy tính điều khiển tần số phát muốn kiểm tra.

+ **Bước 2:** Sử dụng máy tính điều khiển cho phép phát tín hiệu, sau đó cho tín hiệu phát loopback về tuyến thu. Sử dụng máy tính có phần mềm thu và phân tích tín hiệu thu được từ DTR.

+ **Bước 3:** Ghi giá trị thu được vào bảng tổng hợp và so sánh với chỉ tiêu.

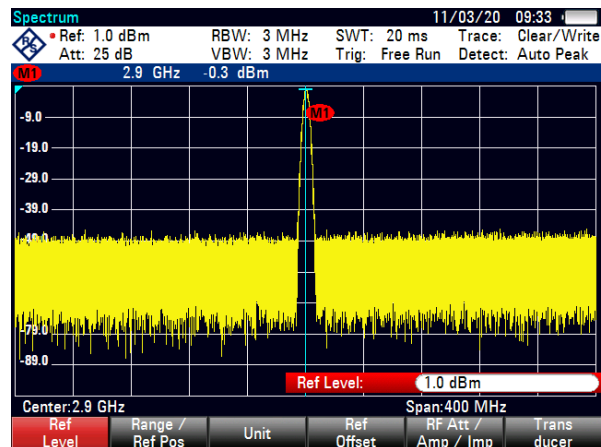
4.1.4 Kết quả đo

- Bảng tổng hợp kết quả đo:

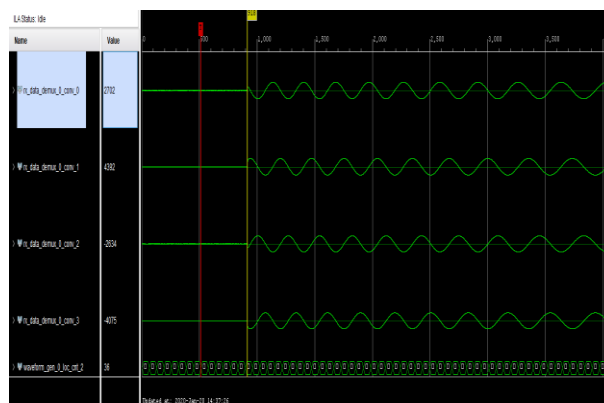
Bảng 4. 2. Kết quả đo kiểm khối DTR.

STT	Tên tham số	Đơn vị	Chỉ tiêu	Kết quả đạt được	Ghi chú
1	Công suất phát	dBm	0 ± 0.5	$-0.46 \div 0.40$	
2	Sai số biên độ giữa các kênh phát	dB	≤ 0.5	< 0.5	
3	Sai số pha giữa các kênh phát	Độ	≤ 5	< 4	
4	Sai số biên độ giữa các kênh thu	dB	≤ 0.5	< 0.5	Hiệu chỉnh tại nhiệt độ 50°C
5	Sai số pha giữa các kênh thu	Độ	≤ 5	< 3	Hiệu chỉnh tại nhiệt độ 50°C

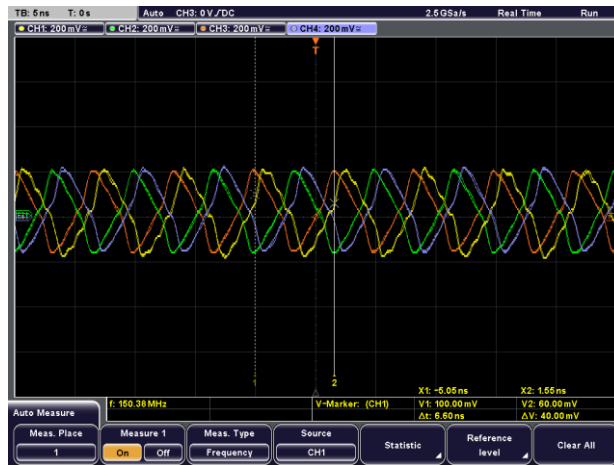
- Một số hình ảnh kết quả đo kiểm:



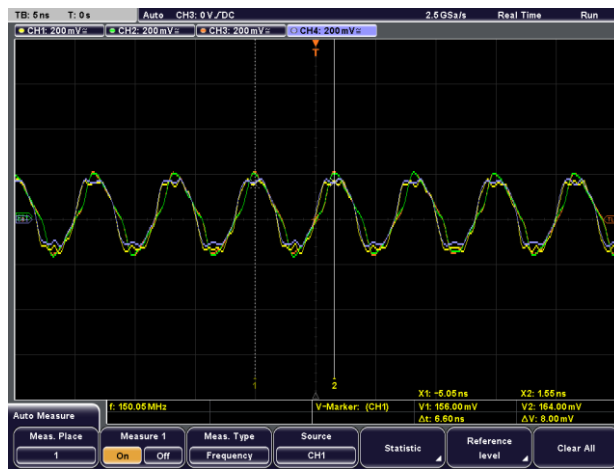
Hình 4. 5. Tín hiệu phát ở tần số 2.9 GHz.



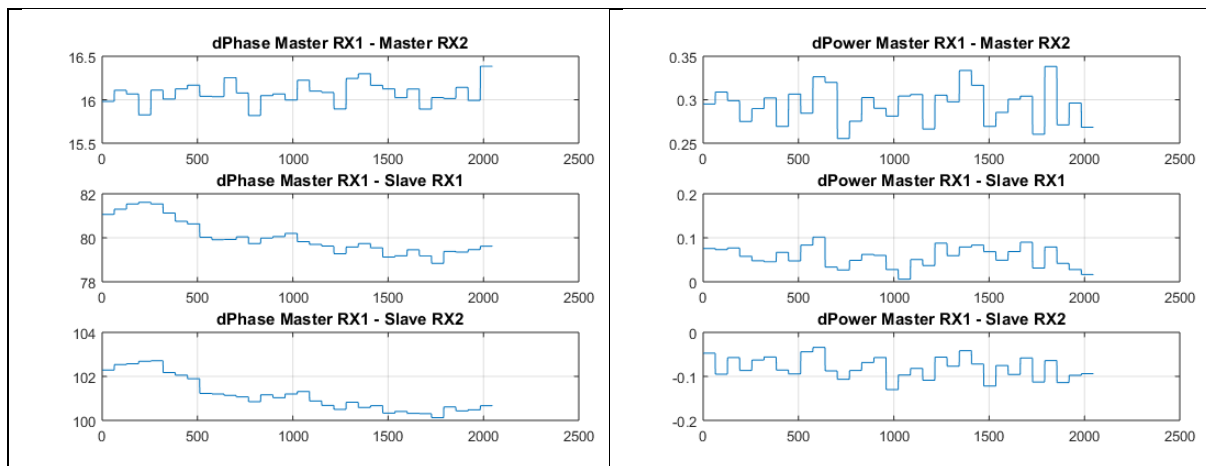
Hình 4. 6. Tín hiệu mã LFM thu được tại tuyến thu.



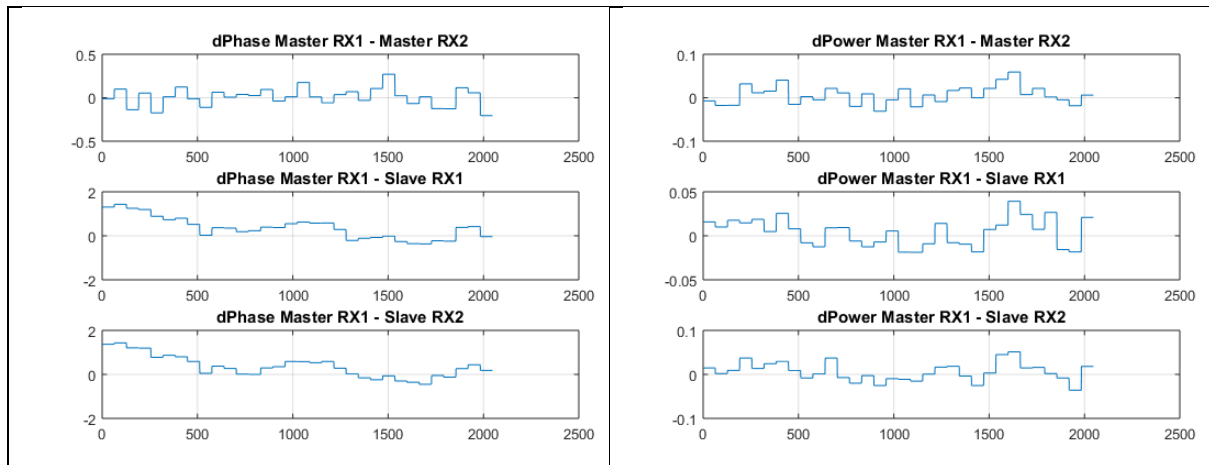
Hình 4. 7. Tín hiệu phát trước khi được đồng bộ.



Hình 4. 8. Tín hiệu phát sau khi được đồng bộ.



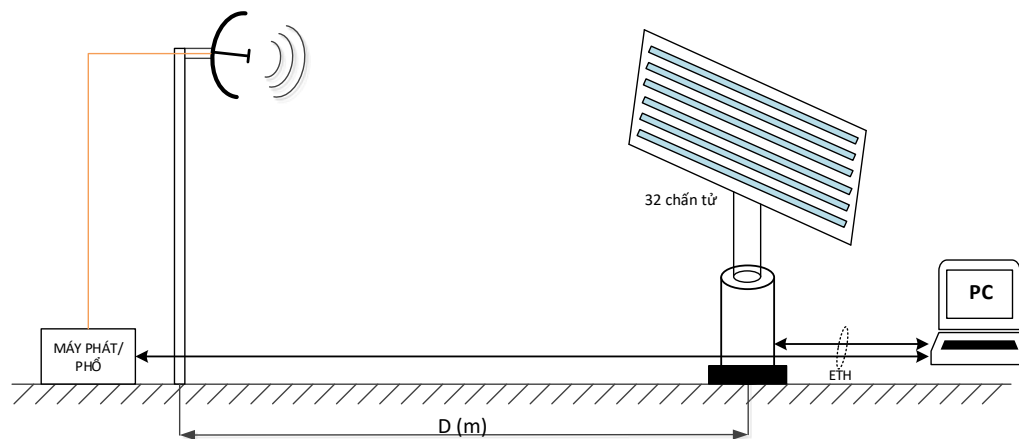
Hình 4. 9. Độ lệch pha, biên độ các kênh thu trước khi đồng bộ tại tần số 2.9 GHz.



Hình 4. 10. Độ lệch pha, biên độ các kênh thu sau khi đồng bộ tại tần số 2.9 GHz.

4.2 Đo kiểm tham số bộ tổng hợp và lái búp sóng số

Mô hình tổng quát đo kiểm bộ tổng hợp và lái búp sóng số:



Hình 4. 11. Mô hình đo kiểm bộ tổng hợp và lái búp sóng số.

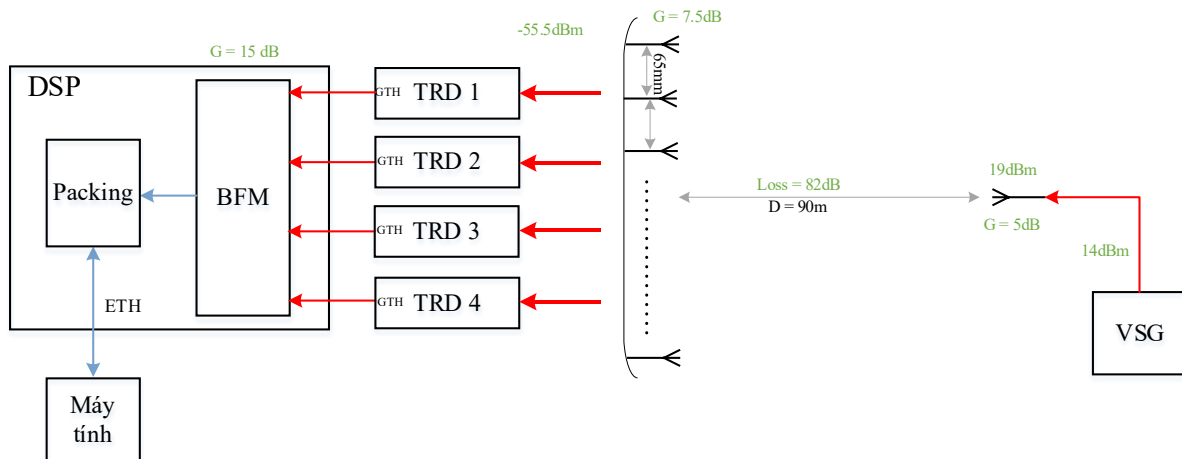
4.2.1 Danh mục công cụ, dụng cụ đo

Bảng 4. 3. Danh mục công cụ, dụng cụ phục vụ bài đo tổng hợp và lái búp sóng số

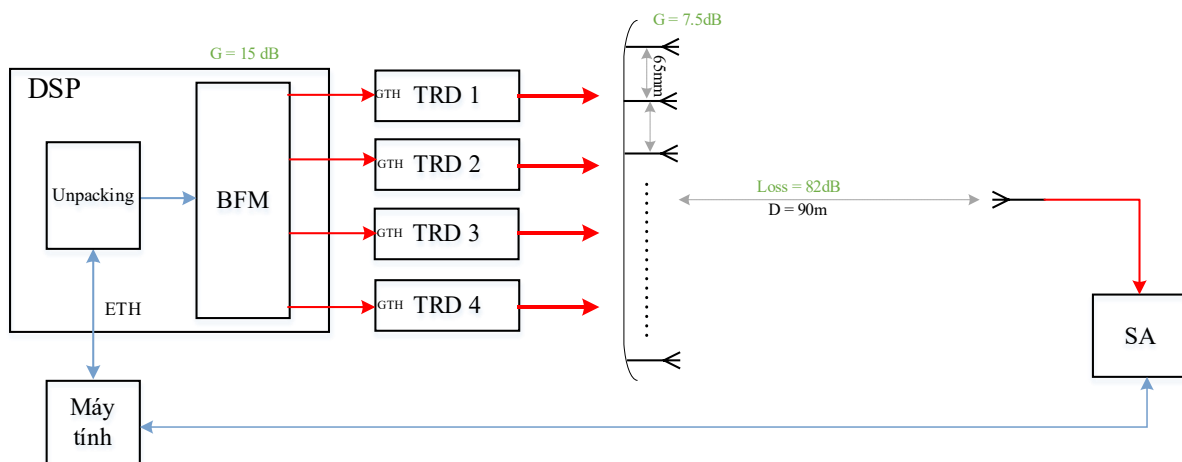
STT	Thiết bị đo	Số lượng	Yêu cầu
1	DTR	04	
2	SYN	01	
3	Bệ quay	01	
4	Ăng ten chuẩn	01	Loga
5	Chấu tử ăng ten băng tần S	32	anten yagi, thu và phát
6	Máy phát tín hiệu (VSG)	01	
7	Máy phân tích phổ (SA)	01	

STT	Thiết bị đo	Số lượng	Yêu cầu
8	Máy tính	01	Có phần mềm đo kiểm, lấy dữ liệu sau BFM
9	Dây ethernet 1G	03	1 dây 100m
10	Switch mạng 1G	01	

4.2.2 Sơ đồ đo kiểm



Hình 4. 12. Sơ đồ đo kiểm tuyến thu.



Hình 4. 13. Sơ đồ đo kiểm tuyến phát.

4.2.3 Các bước thực hiện

Quá trình thực hiện đo như sau:

- Tại mỗi tần số thực hiện đo ở các góc quét lần lượt tăng dần từ -30° đến $+30^\circ$ với bước nhảy 10° .
- Đo kiểm trong toàn bộ dải tần từ $2.8 \div 3.0\text{ GHz}$ với bước nhảy 10MHz .

- Đối với bài đo tuyến thu tại mỗi góc quét tương ứng với từng tần số thực hiện như sau:

- + Bước 1: Thiết lập tần số làm việc cho máy phát.
- + Bước 2: Điều khiển máy phát phát tín hiệu CW vào ăng ten chuẩn với công suất phát là 15dBm.
- + Bước 3: Cho anten quay quanh bộ quay với tốc độ 2v/p.
- + Bước 4: Dữ liệu IQ và giá trị encoder sẽ được truyền tới máy tính thông qua cổng ethernet 1Gb/s để xử lý và vẽ được beam pattern phân thu. Các dữ liệu đọc về đều được ghi dưới dạng csv file, phục vụ cho việc chạy lại dữ liệu thu và kiểm tra kết quả đo.
- + Bước 5: Sau khi thu xong sử dụng máy tính điều khiển góc quét mới, tần số mới theo yêu cầu bài đo. Sau đó quay trở lại thực hiện từ Bước 1 cho đến khi hoàn thành đo kiểm ở các góc quét khác nhau tương ứng với các tần số trong dải tần làm việc.

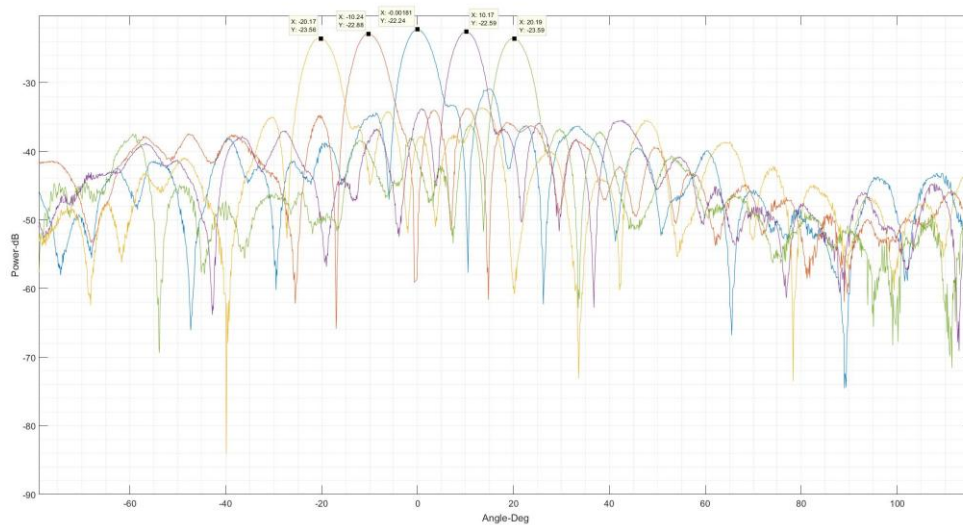
- Đối với bài đo tuyến phát tại mỗi góc quét tương ứng với từng tần số thực hiện như sau:

- + Bước 1: Thiết lập tần số làm việc cho máy phân tích phổ, cài đặt “Sweep time = 120s”.
- + Bước 2: Cho anten quay quanh bộ quay với tốc độ 2v/p.
- + Bước 3: Sử dụng máy tính thực hiện điều khiển tần số phát, công suất phát, góc lái.
- + Bước 4: Khi góc encoder là 0 máy tính sẽ reset máy phân tích phổ và bắt đầu lấy dữ liệu thu từ ăng ten. Các dữ liệu đọc về đều được ghi dưới dạng csv file, phục vụ cho việc chạy lại dữ liệu thu được
- + Bước 5: Sau khi thu xong dữ liệu sử dụng máy tính điều khiển góc quét mới, tần số mới theo yêu cầu bài đo. Sau đó quay trở lại thực hiện từ Bước 1 cho đến khi hoàn thành đo kiểm ở các góc quét khác nhau tương ứng với các tần số trong dải tần làm việc.

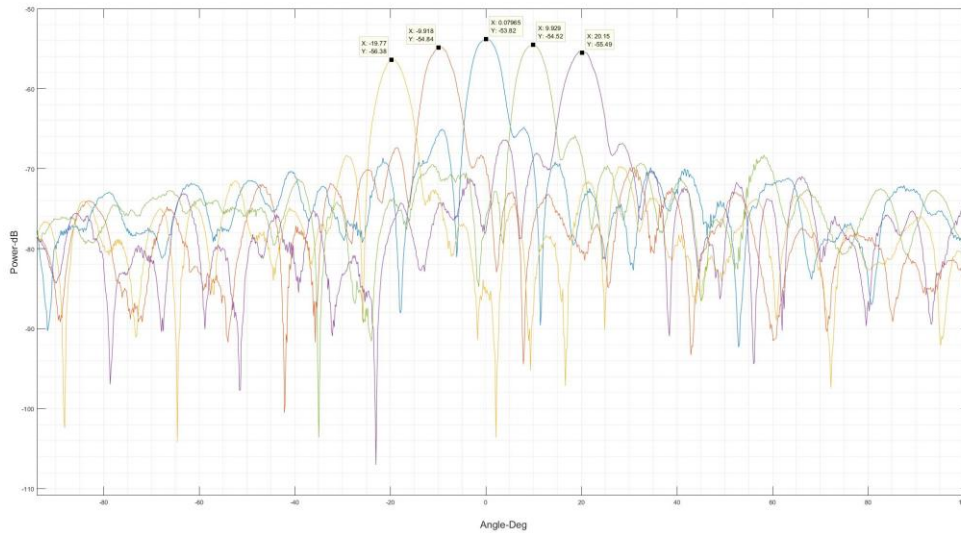
4.2.4 Kết quả đo

Bảng 4. 4. Bảng kết quả đo tham số bộ tổng hợp và lái búp sóng số.

STT	Tên tham số	Đơn vị	Chỉ tiêu	Kết quả đạt được	Ghi chú
1	Độ chính xác khi lái búp sóng	Độ	$\leq 10\%$ độ rộng búp sóng	$0.18^\circ \rightarrow 0.24^\circ$	
2	Phạm vi góc lái	Độ	$\pm 20^\circ$	$\pm 20^\circ$	
3	Độ phân giải lái búp sóng	Độ	$\Delta\phi = \arcsin\left(\frac{\lambda}{2^n \times d}\right)$	0.0014°	Các tham số $n = 16$, $f = 2.9\text{Ghz}$
4	Thời gian lái búp sóng	μs	$158 \times \text{chu kỳ clk}$	$0.61\mu\text{s}$	
5	Tính năng thu đa búp sóng	-	Có	Có	
6	Tính năng áp dụng các trọng số window	-	Có	Có	



Hình 4. 14. Kết quả đo búp sóng phát tại tần số 2.8 GHz.



Hình 4. 15. Kết quả đo búp sóng thu tại tần số 2.8 GHz.

4.3 Đánh giá kết quả đạt được

- Từ kết quả đạt được như trong Bảng 4.2 và Bảng 4.4 ta có kết luận sau:
- + Kết quả thu được đảm bảo theo đúng chỉ tiêu đã đề ra.
- + Kết quả thu được phù hợp với tính toán lý thuyết.

Chương 4 đã từng bước xây dựng phương pháp đo kiểm tham số kỹ thuật của từng khối từ bước xây dựng sơ đồ đo đến từng bước đo kiểm trong quá trình đo.

KẾT LUẬN

Đề án “Nghiên cứu, thiết kế bộ tổng hợp và lái búp sóng số dựa trên nền tảng FPGA và IC ADRV9009” đã đạt được các kết quả nghiên cứu sau:

Nắm được lý thuyết chung về hệ thống ăng ten mảng pha, các phương pháp tổng hợp và lái búp sóng.

Làm chủ được công nghệ truyền thông số tốc độ cao và công nghệ Zero-IF.

Nắm được trình tự thiết kế và phương pháp đo kiểm hệ thống tổng hợp và lái búp sóng số.

Trong đề án mới chỉ dừng lại ở phương pháp quét điện tử một chiều và sai số lái búp sóng còn lớn. Do đó định hướng trong thời gian tiếp theo của đề án có sẽ mở rộng nghiên cứu thêm như: phương pháp AESA 2 chiều, tăng độ chính xác góc lái ...

Trong quá trình làm đề án tốt nghiệp, với sự nỗ lực của bản thân và sự giúp đỡ chỉ bảo tận tình của cô giáo TS. Trần Thị Thực Linh, cùng các thầy giáo trong khoa Kỹ thuật Điện tử, đề án đã hoàn thành đảm bảo đúng nội dung, tiến độ và đạt được mục tiêu đề ra.

Em xin chân thành cảm ơn!

TÀI LIỆU THAM KHẢO**Tài liệu tiếng Việt:**

- [1] GS. TSKH, Phan Anh, “Lý thuyết và kỹ thuật anten,” Nhà xuất bản khoa học và kỹ thuật, 2007.

Tài liệu tiếng Anh:

- [2] 686_WG – Terminology Working, “IEEE 686-2017 – IEEE Standard for Radar Definitions, “ IEEE Aerospace and Electronic System Society, 2017
- [3] R.J.Mailloux, Phased array antenna hand book, 3rd edition, Artech House, 2017
- [4] John Litva, Digital Beamforming in Wireless Communications (Artech House Mobile Communications),1996.
- [5] Analog devices, “ADRV9008-1/ADRV9008-2/ADRV9009 Hardware Reference Manual”.